

МІНІСТЕРСТВО ОСВІТИ І НАУКИ, МОЛОДІ ТА СПОРТУ УКРАЇНИ
КІРОВОГРАДСЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ

МЕХАНІКО-ТЕХНОЛОГІЧНИЙ ФАКУЛЬТЕТ

КАФЕДРА ПРОГРАМНОГО ЗАБЕЗПЕЧЕННЯ

Надійність, контроль, діагностика, експлуатація ЕОМ

Методичні вказівки до виконання лабораторних робіт

з елементами кредитно – модульної
системи організації навчального процесу

*для студентів денної форми навчання
за напрямом підготовки 6.050102 «Комп'ютерна інженерія»*

Укладач:

доцент

доцент

асистент

Смірнова Н.В.

Смірнов В.В.

Тарасов О.В.

Кіровоград 2015

Надійність, контроль, діагностика, експлуатація ЕОМ: Методичні вказівки до виконання лабораторних робіт для студентів денної форми навчання за напрямом підготовки 6.050102 «Комп'ютерна інженерія» / Укл.: / Смірнова Н.В., Смірнов В.В., Тарасов О. В.– Кіровоград: КНТУ, 2015. - 27с.

Затверджено на засіданні кафедри ПЗ: 2 липня 2015 р. протокол № 21.

Укладачі:

Смірнова Наталія Володимирівна, доцент кафедри ПЗ, к.т.н.

Смірнов Володимир Вікторович, доцент кафедри ПЗ, к.т.н.

Тарасов Олександр Вікторович, асистент кафедри ПЗ,

Для студентів денної форми навчання, що вивчають навчальну дисципліну “Надійність, контроль, діагностика, експлуатація ЕОМ” за напрямом підготовки 6.050102 «Комп'ютерна інженерія».

© / Н.В. Смірнова, В.В. Смірнов, Тарасов О.В., 2015

© / КНТУ, кафедра “ПРОГРАМНОГО ЗАБЕЗПЕЧЕННЯ”

ЗМІСТ

1.	Опис навчальної дисципліни "Надійність, контроль, діагностика, експлуатація ЕОМ"	4
2.	Лабораторні роботи з дисципліни "Надійність, контроль, діагностика, експлуатація ЕОМ"	5
3.	Змістовні модулі	6
4.	Оцінка успішності в балах при повному виконанні умов і графіку навчального процесу	7
5.	Шкала оцінювання	8

Лабораторні роботи:

№1	Діагностування ОЗП методом запису - читання вперед і назад та кроковим методом	9
№2	Діагностування ОЗП методом пінг – понг та галопуючим методом	14
№3	Наближений метод розрахунків надійності електричної схеми по інтенсивності відмов	19
№4	Наближений метод розрахунків надійності електричної схеми по раптовим відмовам	22
	Список літератури	26

1. Опис навчальної дисципліни

" Надійність, контроль, діагностика, експлуатація ЕОМ "

Метою дисципліни “ Надійність, контроль, діагностика, експлуатація ЕОМ ” є теоретична підготовка фахівців за напрямом підготовки 6.050102 «Комп’ютерна інженерія», що включає в себе вивчення студентами практичних навичок по експлуатаційному обслуговуванню сучасних ЕОМ.

Задачі вивчення дисципліни

Опанувавши курс “Надійність, контроль, діагностика, експлуатація ЕОМ”, студенти повинні:

знати:

- Виконувати управління складними системами, використовуючи основні поняття теорії надійності.
- Визначати надійність системи при миттєвих та поступових відмовах.

вміти

- Оцінювати показники надійності системи, використовуючи метод надійності при миттєвих відмовах.
- Оцінювати та підвищувати надійності систем, за допомогою індивідуального дублювання деталей.
- Діагностувати ОЗП, використовуючи методику тестового покомпонентного діагностування.
- Проводити автоматичний контроль правильності функціонування ЕОМ.
- Визначити надійність системи з урахуванням умов її експлуатації.

При вивченні даного курсу використовуються знання та вміння, отримані при вивченні наступних дисциплін:

- вища математика;
- програмування;
- алгоритмічні та логічні основи цифрових автоматів;
- схемотехніка ЕОМ;
- теорія проектування.

2. Лабораторні роботи з дисципліни

”Надійність, контроль, діагностика, експлуатація ЕОМ ”

№ заняття	Назва практичного заняття	Кільк. годин
1.	Діагностування ОЗП методом запису - читання вперед і назад та кроковим методом	3
2.	Діагностування ОЗП методом пінг – понг та галопуючим методом	3
3.	Наближений метод розрахунків надійності електричної схеми по інтенсивності відмов	2
4.	Наближений метод розрахунків надійності електричної схеми по раптовим відмовам	3
	Всього годин	11

3. Змістовні модулі

Навчальне навантаження складається з 2 – змістовних модулів, які включають в себе лекції, лабораторні роботи, самостійну роботу і контроль знань. Система оцінки успішності в балах включає тестовий поточний контроль при виконанні лабораторних робіт, модульний контроль і оцінку самостійної роботи.

Змістовий модуль 1. Теорія надійності

Тема 1. Основні поняття та термінологія теорії надійності

Тема 2. Основні характеристики надійності

Тема 3. Оцінювання показників надійності

Лабораторні роботи:

№1 Діагностування ОЗП методом запису - читання вперед і назад та кроковим методом

№2 Діагностування ОЗП методом пінг – понг та галопуючим методом

Змістовий модуль 2. Методи надійності, контролю, діагностики та експлуатації

Тема 4. Методи підвищення надійності

Тема 5. Методи тестового по компонентного діагностування

Тема 6. Автоматизований контроль правильності функціонування ЕОМ

Тема 7. Визначення надійності системи з урахуванням умов експлуатації

Лабораторні роботи:

№3 Наближений метод розрахунків надійності електричної схеми по інтенсивності відмов

№4 Наближений метод розрахунків надійності електричної схеми по раптовим відмовам

4. Оцінка успішності в балах при повному виконанні умов і графіку навчального процесу

№ модуля	Матеріал лекцій	Кількість лекцій (годин)	Бали за вивчення лекційного матеріалу	Лабораторні роботи				Реферат 9б за 1	Конспект лекцій	Максимальна сума балів
				Теми лабораторних робіт	Години	Тестовий контроль	Виконання л.р.			
1.	Тема 1. Основні поняття та термінологія теорії надійності Тема 2. Основні характеристики надійності Тема 3. Оцінювання показників надійності	6	6	№1 Діагностування ОЗП методом запису - читання вперед і назад та кроковим методом №2 Діагностування ОЗП методом пінг – понг та галопуючим методом	6	15	20		5	46
2.	Тема 4. Методи підвищення надійності Тема 5. Методи тестового по компонентного діагностування Тема 6. Автоматизований контроль правильності функціонування ЕОМ Тема 7. Визначення надійності системи з урахуванням умов експлуатації	5	5	№3 Наближений метод розрахунків надійності електричної схеми по інтенсивності відмов №4 Наближений метод розрахунків надійності електричної схеми по раптовим відмовам	5	15	20	9	5	54
	Всього:	11	11		11	30	40	9	10	100

5. Шкала оцінювання

За шкалою ECTS	За національною шкалою	За шкалою навчального закладу
A	відмінно	90-100
B-C	добре	75-89
D-E	задовільно	60-74
F-X	незадовільно з можливістю повторного складання	35-59
F	незадовільно з обов'язковим повторним курсом	1-34

Лабораторна робота № 1

Тема: Діагностування ОЗП методом запису - читання вперед і назад та кроковим методом

Ціль роботи

Отримати навички по діагностики ОЗП з використанням тесту.

Завдання:

Виділити область ОЗП 32 кбайта пам'яті, у програмі і провести її тестування використовуючи навички програмування написати програму тестування області ОЗП у відповідності з варіантом.

Теоретичні відомості:

Оперативна пам'ять персональних комп'ютерів сьогодні, як і десять років тому, будується на базі щодо недорогої динамічної пам'яті - DRAM (Dynamic Random Access Memory). За цим часом змінилася безліч поколінь інтерфейсної логіки, що сполучає ядро пам'яті з "зовнішнім світом". Еволюція носила яскраво виражений наступний характер - кожне нове покоління пам'яті так чи інакше успадковувало архітектуру попереднього, включаючи, зокрема, і властиві йому обмеження. Ядро ж пам'яті (за винятком вдосконалення проектних норм таких, наприклад, як ступінь інтеграції) і зовсім не зазнавало ніяких принципових змін!

Ядро мікросхеми динамічної пам'яті складається з безлічі осередків, кожна з яких зберігає всього один біт інформації. На фізичному рівні осередки об'єднуються в прямокутну матрицю, горизонтальні лінійки якої називаються рядками (ROW), а вертикальні - стовпцями (Column) або сторінками (Page).

Лінійки є звичайні провідники, на перетині яких знаходиться "серце" осередку - нескладний пристрій, що складається з одного транзистора і одного конденсатора.

Конденсатору відводиться роль безпосереднього хранителя інформації. Правда, зберігає він дуже небагато - всього один біт. Відсутність заряду на обкладаннях відповідає логічному нулю, а його наявність - логічній одиниці. Транзистор же грає роль "ключа", що утримує конденсатор від розряду. У спокійному стані транзистор закритий, але, варто подати на відповідний рядок матриці електричний сигнал, як через мгновеніє-друге (конкретний час залежить від конструктивних особливостей і якості виготовлення мікросхеми) він відкриється, сполучаючи обкладання конденсатора з відповідним їй стовпцем.

Чутливий підсилювач, підключений до кожного із стовпців матриці, реагуючи на слабкий потік електронів, що спрямувалися через відкриті транзистори з обкладань конденсаторів, прочитує всю сторінку цілком. Тому саме сторінка є мінімальною порцією обміну з ядром динамічної пам'яті. Читання/запис окремо взятого осередку неможливе! Дійсно, відкриття одного рядка приводить до відкриття всіх, підключених до неї транзисторів, а, отже, - розряду закріплених за цими транзисторами конденсаторів.

Читання осередку деструктивно за своєю природою, оскільки чутливий підсилювач розряджає конденсатор в процесі прочитування його заряду. "Завдяки" цьому динамічна пам'ять є пам'яттю разової дії. Зрозуміло, таке положення справ нікого влаштувати не може, і тому щоб уникнути втрати інформації лічений рядок доводиться тут же перезаписувати знов. Залежно від конструктивних особливостей цю місію виконує або контроллер пам'яті, або сама мікросхема пам'яті. Практично всі сучасні мікросхеми належать до останньої категорії.

Зважаючи на мікроскопічні розміри, а, отже, місткості конденсатора записана на ньому інформація зберігається у край недовго, - буквально соті, а то тисячні долі секунди. Причина тому - саморазряд конденсатора. Не дивлячись на використання високоякісних діелектриків з величезним питомим опором, заряд стікає дуже швидко, адже кількість електронів, накопичених конденсатором на обкладаннях, відносно невелико. Для боротьби з "забудькуватістю" пам'яті вдаються до її регенерації - періодичному прочитуванню осередків з подальшим перезаписом. Залежно від конструктивних особливостей "регенератор" може знаходитися як в контроллері, так і в самій мікросхемі пам'яті. Сьогодні ж регенератор найчастіше

вбудовується всередину самої мікросхеми, причому перед регенерацією вміст оновлюваного рядка копіюється в спеціальний буфер, що запобігає блокуванню доступу до інформації.

В першу чергу виділимо серед них лінії адреси і лінії даних. Лінії адреси, як і виходить з їх назви, служать для вибору адреси елементу пам'яті, а лінії даних - для читання і для запису її вмісту. Необхідний режим роботи визначається станом спеціального виведення Write Enable (Дозвіл Запису).

Низький рівень сигналу WE готує мікросхему до прочитування стану ліній даних і запису одержаної інформації у відповідний осередок, а високий, навпаки, примушує рахувати вміст осередку і "виплюнути" його значення в лінії даних.

Совмещение виведень мікросхеми збільшує швидкість обміну з пам'яттю, але не дозволяє здійснювати читання і запис одночасно (проте розміщені усередині кристала процесора мікросхеми кеш-пам'яті, завдяки своїм мікроскопічним розмірам на кількість ніжок не скупилися і безперешкодно прочитують осередок під час запису іншої).

Стовпці і рядки матриці пам'яті тим же самим способом поєднуються в єдиних адресних лініях. У разі квадратної матриці кількість адресних ліній скорочується удвічі, але і вибір конкретного елементу пам'яті віднімає удвічі більше тактів, адже номери стовпця і рядка доводиться передавати послідовно. Причому, виникає неоднозначність, що саме в даний момент знаходиться на адресній лінії: номер рядка або номер стовпця? А, мабуть, і зовсім не знаходиться нічого? Рішення цієї проблеми зажадало двох додаткових висновків, що сигналізують про наявність стовпця або рядка на адресних лініях і охрещених RAS (від row address strobe - строб адреси рядка) і CAS (від column address strobe - строб адреси стовпця) відповідно. У спокійному стані на обох висновках підтримується високий рівень сигналу, що говорить мікросхемі: ніякої інформації на адресних лініях немає і ніяких дій робити не потрібно.

Коли виникає необхідність прочитати вміст деякого елементу пам'яті, контроллер перетворює фізичну адресу в пару чисел - номер рядка і номер стовпця, а потім посилає перший з них на адресні лінії. Дочекавшись, коли сигнал стабілізується, контроллер скидає сигнал RAS в низький рівень, повідомляючи

мікросхему пам'яті про наявність інформації на лінії. Мікросхема прочитує цю адресу і подає на відповідний рядок матриці електричний сигнал. Всі транзистори, підключені до цього рядка, відкриваються і бурхливий потік електронів, зриваючись з насиджених обкладань конденсатора, спрямовується на входи чутливого підсилювача. Чутливий підсилювач декодує весь рядок, перетворюючи її в послідовність нулів і одиниць, і зберігає одержану інформацію в спеціальному буфері. Все це (залежно від конструктивних особливостей і якості виготовлення мікросхеми) займає від двадцяти до сотні наносекунд, протягом яких контроллер пам'яті витримує терплячу паузу. Нарешті, коли мікросхема завершує читання рядка і знов готова до прийому інформації, контроллер подає на адресні лінії номер колонки і, давши сигналу стабілізуватися, скидає CAS в низький стан. Потім мікросхема і перетворить номер колонки в зсув осередку усередині буфера. Залишається всього лише прочитати її вміст і видати його на лінії даних. Це займає ще якийсь час, протягом якого контроллер чекає запиту інформацію. На фінальній стадії циклу обміну контроллер прочитує стан ліній даних, дезактивує сигнали RAS і CAS, встановлюючи їх у високий стан, а мікросхема бере певний тайм-аут на перезарядку внутрішніх ланцюгів і відновний перезапис рядка.

Затримка між подачею номера рядка і номера стовпця на технічному жаргоні називається "RAS to CAS delay" (на сухій офіційній мові - t_{RCD}). Затримка між подачею номера стовпця і отриманням вмісту осередку на виході - "CAS delay" (або t_{CAC}), а затримка між читанням останнього осередку і подачею номера нового рядка - "RAS precharge" (t_{RP}).

Методичні вказівки до виконання лабораторної роботи:

Варіант 1. Тестування методом запису/зчитування вперед і назад. По всіх адресах ОЗП записуються нулі, потім проводиться послідовне зчитування і перевірка цієї інформації. Після перевірки кожної чергової комірки в неї записується інформація у зворотному коді (одиниці). Після перевірки останньої комірки і запису в неї одиниць процедура повторюється від старшої адреси до молодшої з читанням

одиниць, їх перевіркою і записом нулів. Цей тест використовується для перевірки взаємовпливу сусідніх комірок при зміні в них інформації.

Варіант 2. Тестування кроковим методом. В усі комірки ОЗП записуються одиниці, потім проводиться послідовне зчитування інформації з перевіркою і заміною її на нулі. Після звертання до останньої адреси процедура повторюється з даними у зворотному коді, тобто послідовне зчитування нулів, починаючи з першої комірки, з перевіркою і заміною її на одиниці. Після звертання до останньої адреси процедура повторюється з даними у зворотному коді, тобто з нулями, і у зворотному напрямку – від останньої комірки до першої. Після звертання до першої комірки процедура повторюється. Зчитуються нулі і на їх місце записуються одиниці. Після звертання до останньої адреси виконується читання з перевіркою одиниць усіх комірок ОЗП – від першої до останньої.

Контрольні питання:

Як здійснюється перевірка ОЗП методом читання вперед і назад?

Які основні переваги методу читання вперед і назад?

Які недоліки методу читання вперед і назад?

Які зміни і доповнення потрібно внести в метод перевірки читання вперед і назад для поліпшення якості тестування ОЗП?

Як здійснюється перевірка ОЗП методом кроку?

Які основні переваги методу кроку?

Які недоліки методу кроку?

Які зміни і доповнення потрібно внести в метод перевірки кроковим методом для поліпшення якості тестування ОЗП?

Лабораторна робота № 2

Тема: Діагностування ОЗП методом пінг – понг та галопуючим методом

Ціль роботи

Одержати навички по діагностики ОЗП з використанням тесту.

Завдання:

Виділити область ОЗП 32 кбайта пам'яті, у програмі і провести її тестування використовуючи навички програмування написати програму тестування області ОЗП у відповідності з варіантом.

Теоретичні відомості:

Модулі пам'яті з мікросхемами DDR SDRAM не такі, як модулі з пам'яттю SDRAM. Це теж слот DIMM (Dual-Inline Memory Module), такої ж ширини і висоти, але з іншим числом контактів - 184 проти 168. Проріз на модулі розташовується у іншому місці, і вставити модулі DDR в слот для SDRAM фізично неможливо.

Існує спеціальні DDR модулі для портативних комп'ютерів, що відрізняються зменшеним розміром - DDR SODIMM. Модулі пам'яті DDR SODIMM мають 200 контактів (звичайних DIMM DDR - 184).

Пам'ять DDR2 є прямим спадкоємцем DDR і близьким родичем пам'яті першого покоління - SDRAM. Для DDR2 характерний збільшення частоти функціонування, вдосконалена логіка контроллера і понижене енергоспоживання. Новій пам'яті властива нова архітектура, яка має ряд фундаментальних відмінностей.

По-перше, в модулях пам'яті DDR2 використовується 4-бітова попереджуюча вибірка (4-bit Prefetch). Дана технологія дозволила в порівнянні з частотою синхронізації збільшити швидкість введення/висновку даних в чотири рази, хоча частота тактових імпульсів в порівнянні з найбільш просунутими реалізаціями SDRAM і DDR змінилася не істотно.

Висока швидкість введення/висновку у DDR2 досягається, як і у DDR, передачею двох блоків даних в межах одного такту, що в сукупності з подвоєною частотою буферів введення/висновку дає збільшений учетверо показник ефективної частоти.

Інше серйозне нововведення DDR2 стосується удосконалення логіки контроллера. У принципі, його можна розглядати як наслідок високих затримок CAS Latency Time, RAS-to-CAS Delay і RAS Recharge Time, характерних для другого покоління DDR. Дану проблему, а також деякі недоліки, властиві протоколам роботи SDR/DDR-пам'яті, повинна вирішити технологія "відкладеного CAS" (Posted CAS) і механізм аддитивної латентності (Additive Latency).

Існує спеціальні DDR2 модулі для портативних комп'ютерів, що відрізняються зменшеним розміром - DDR2 SODIMM.

FB-DIMM - Full Buffered Dual Inline Memory Module - новий тип модулів пам'яті, що йде на зміну буферизуючої пам'яті в серверах і інших системах, що вимагають великого об'єму оперативної пам'яті в поєднанні підвищеною надійністю.

Остаточна специфікація даного типа пам'яті затверджена весною 2006 роки організацією JEDEC (основне завдання даної організації - затвердження стандартів пам'яті).

Роз'єми модулів і слотів FB-DIMM механічно аналогічні 240-pin модулям і слотам DDR2, але абсолютно несумісні з тими, що використовують той же тип роз'єму звичайними DDR2 модулями.

Це пояснюється тим, що з 240 контактів FB-DIMM використовує тільки 96, а таке мале число використовуваних провідників стало можливим завдяки використанню високошвидкісного послідовного інтерфейсу - передача даних від контроллера до модуля здійснюється по 10 диференціальним парам, а назад - по 12 або 14. Це полегшує створення контролерів пам'яті з великим числом каналів, аж до 6, що різко покращує продуктивність і масштабованість.

Для того, щоб підключити встановлені на модулі FB-DIMM звичайні DDR2 мікросхеми до високошвидкісного послідовного інтерфейсу, кожен модуль FB-DIMM містить мікросхему Advanced Memory Buffer (AMB), яка здійснює високошвидкісну буферизацію і конверсію всіх сигналів, у тому числі і передачі

адреси, а не тільки даних, як у звичайної буферизуючої пам'яті. Один канал FB-DIMM допускає установку до восьми модулів, що радикально збільшує максимально підтримуваний об'єм оперативної пам'яті (враховуючи збільшене число каналів, тепер можливо спроектувати материнську плату, що підтримує 48 модулів пам'яті сумарним об'ємом 192Гб).

У рівних умовах (однакова частота мікросхем і число каналів) продуктивність пам'яті типу DDR2 FB-DIMM нижче ніж у тієї, що буферизує DDR2, і тим більше, чим у звичайної небуферизованой DDR2 внаслідок того, що мікросхема буферизації сигналів AMB вносить додаткові затримки (власне на буферизацію і на т.з. серіалізацію, тобто приведення до послідовного вигляду) при передачі команд і даних між мікросхемами пам'яті і контроллером.

Проте технологія FB-DIMM дозволяє при порівнянній вартості материнської плати і чіпсета розвести більшу кількість каналів пам'яті, що у ряді ситуацій дозволяє значно підняти продуктивність системи в цілому, не дивлячись на збільшені затримки. Крім того, контроллери пам'яті FB-DIMM здатні звертатися до кожного каналу окремо в довільний момент часу (незалежно від завантаженості решти каналів), що також підвищує продуктивність.

Пам'ять FB-DIMM навряд чи знайде застосування в настільних комп'ютерах і ноутбуках, оскільки основні її переваги зводяться до можливості установки великого числа модулів, але при цьому самі модулі дорожче через наявність мікросхеми AMB і володіють меншою продуктивністю.

RDRAM (Rambus DRAM)

Direct RDRAM була розроблена компанією Rambus і свого часу активно просувалася на ринку компанією Intel.

Можна виділити три основні відмінності цієї пам'яті від пам'яті попередніх поколінь: збільшення тактової частоти за рахунок скорочення розрядності шини; одночасна передача номерів рядка і стовпа осередку; збільшення кількості банків для посилення паралелізму.

Подібні нововведення теоретично можуть дати непоганий приріст продуктивності, проте мають і значні недоліки.

Підвищення тактової частоти викликає різке посилення всіляких перешкод і в першу чергу електромагнітної інтерференції, інтенсивність якої в загальному випадку пропорційна квадрату частоти.

Велика кількість банків дозволяє (теоретично) досягти ідеальної конвейеризації запитів до пам'яті. Для потокових алгоритмів послідовної обробки пам'яті це добре, але у всій решті випадків RDRAM не покаже ніяких переваг перед DDR-SDRAM, а то і звичайної SDRAM. До того ж великий об'єм кеш-пам'яті сучасних процесорів дозволяє обробляти переважну більшість запитів локально, взагалі не звертаючись до основної пам'яті або просто відкладаючи це звернення. Продуктивність пам'яті реально відчувається лише при обробці гігантських об'ємів даних, наприклад редагуванні зображень поліграфічної якості в PhotoShop.

SDRAM - аббревіатура від Synchronous Dynamic RAM. Це тип динамічної пам'яті, робота якого синхронізована з шиною пам'яті (мікросхеми SDRAM пам'яті працюють синхронно з контроллером, що гарантує завершення циклу в строго заданий термін). В результаті цього немає необхідності в циклах очікування, необхідних для асинхронної пам'яті.

у SDRAM реалізований вдосконалений пакетний режим обміну. Контроллер може запитати як одну, так і декілька послідовних елементів пам'яті. Це стало можливим завдяки використанню повнорозрядного адресного лічильника вже не обмеженого, як в BEDO, двох бітах.

Методичні вказівки до виконання лабораторної роботи:

Варіант 1. Тестування методом пінг – понг. У першу комірку ОЗП записуються одиниці, а в усі інші – нулі. Потім послідовно зчитуються і перевіряються комірки 2,1 потім 3,1;4,1 і т.д. поки всі пари переходів, що включають комірку 1, не будуть перевірені. Після цього в комірку 1 записуються нулі, а в другу – одиниці. У тій же послідовності операції повторюються для комірки 2 і т.д. Цикл повторюється для інверсної інформації.

Варіант 2. Тестування галопающим методом. У першу комірку ОЗП записуються одиниці, а в інші – нулі. Потім послідовно зчитуються і перевіряються

комірки 2,1,2, потім 3,1,3 і т.д., поки все пари переходів, включаючи комірку 1, не будуть перевірені. Після цього в комірку 1 записуються нулі та інформація зчитується. Послідовність операцій повторюється для комірок 2,3 і т.д. аж до останньої.

Контрольні питання:

Як здійснюється перевірка ОЗП методом пінг - понг?

Які основні переваги методу пінг - понг?

Які недоліки методу пінг - понг?

Які зміни і доповнення потрібно внести в метод перевірки пінг - понг для поліпшення якості тестування ОЗП?

Як здійснюється перевірка ОЗП методом галопуючим методом?

Які основні переваги галопуючого методу?

Які недоліки галопуючого методу?

Які зміни і доповнення потрібно внести в даний метод перевірки для поліпшення якості тестування ОЗП?

Лабораторна робота № 3

Тема: Наближений метод розрахунків надійності електричної схеми по інтенсивності відмов

Ціль роботи

Одержати навички розрахунків надійності по інтенсивності відмов

Завдання:

Розрахувати:

сумарну інтенсивність відмови блоку

$$\lambda_{\Sigma} = \sum_{k=1}^m \lambda_k N_k$$

імовірність безвідмовної роботи блоку

$$P_{\Sigma}(t) = e^{-\lambda_{\Sigma} t}$$

середній час справної роботи

$$T_{\Sigma} = 1 / \lambda_{\Sigma}$$

Визначити середній час напрацювання на відмову, імовірність безвідмовної роботи за восьмигодинну зміну і за час $T=1000$ годин.

Теоретичні відомості:

Інтенсивність відмов - умовна густина імовірності виникнення відмови об'єкта, яка визначається за умови, що до цього моменту відмова не виникла^[1]. Інтенсивність відмов є показником безвідмовності неремонтованих і невідновлюваних об'єктів.

Середня інтенсивність відмов — середнє значення інтенсивності відмов у заданому інтервалі часу^[1].

Інтенсивність відмов може бути обчислена як відношення числа об'єктів (апаратури, виробів, деталей, механізмів, пристроїв, вузлів тощо), що відмовили за одиницю часу до середнього числа об'єктів, що справно працювали у даному проміжку часу за умови, що об'єкти, які відмовили не відновлюються і не

замінюються справними. Іншими словами, інтенсивність відмов чисельно дорівнює числу відмов за одиницю часу, віднесеному до середнього числа вузлів, що безвідмовно працювали до цього часу.

$$\lambda(t) = \frac{n(t)}{N_{cp} \Delta t} = \frac{n(t)}{[N - n(t)] \Delta t} = \frac{f(t)}{P(t)}$$

де N — загальне число виробів, що розглядаються;

$f(t)$ — частота відмов вузлів (деталей);

$P(t)$ — імовірність безвідмовної роботи;

$n(t)$ — число зразків, що відмовили в інтервалі часу від $t - (\Delta t/2)$ до $t + (\Delta t/2)$;

Δt — інтервал часу;

N_{cp} — середнє число зразків, що справно працювали в інтервалі Δt :

$$N_{cp} = \frac{N_i + N_{i+1}}{2}$$

де N_i — число зразків, що справно працювали на початку інтервалу Δt ;

N_{i+1} — число зразків, що справно працювали в кінці інтервалу Δt

Методичні вказівки до виконання лабораторної роботи:

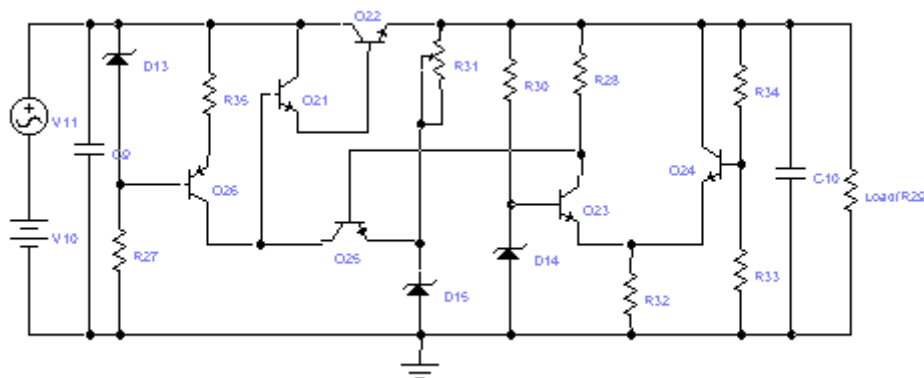
При розрахунках вводяться наступні припущення:

1. Відмови елементів, що входять до складу апаратури є раптовими.
2. Інтенсивність відмов має постійне значення.

Відмова будь-якого елемента спричиняє відмову всієї апаратури

- знайти кількість елементів, що входять у блок;
- визначити режим роботи блоку;
- вибрати для всіх елементів значення інтенсивностей відмов λ по таблицях.

Схема:



Для елементів, що використовуються в електричній схемі прийняті наступні інтенсивності відмов:

- | | |
|-------------------------------|---------------------------------|
| – конденсатори електролітичні | $\lambda = 0.1 \times 10^{-5}$ |
| – конденсатори керамічні | $\lambda = 0.04 \times 10^{-5}$ |
| – паяні з'єднання | $\lambda = 1.0 \times 10^{-7}$ |
| – діоди кремнієві | $\lambda = 0.1 \times 10^{-5}$ |
| – діоди германієві | $\lambda = 0.15 \times 10^{-5}$ |
| – транзистори кремнієві | $\lambda = 0.15 \times 10^{-5}$ |
| – резистори змінні | $\lambda = 0.2 \times 10^{-5}$ |
| – резистори | $\lambda = 1.0 \times 10^{-5}$ |

Контрольні питання:

Як здійснюються розрахунки надійності по інтенсивності відмов.

Як здійснюються розрахунки надійності з урахуванням старіння елементів (графічний метод).

Як здійснюються розрахунки надійності з урахуванням старіння елементів (аналітичний метод).

Лабораторна робота № 4

Тема: Наближений метод розрахунків надійності електричної схеми по раптовим відмовам

Ціль: одержати навички розрахунків надійності по раптових відмовах

Ціль роботи

Одержати навички розрахунків надійності по раптових відмовах

Завдання:

Розрахувати:

сумарну інтенсивність відмови блоків

$$\lambda_{\sigma} = \sum_{k=1}^m \lambda_k N_k$$

імовірність безвідмовної роботи блоків

$$P_{\sigma}(t) = e^{-t\lambda_{\sigma}}$$

імовірність безвідмовної роботи системи при паралельному з'єднанні блоків

$$P_{\text{сист}} = 1 - (1 - P_{\sigma 1} \times P_{\sigma 2})^2$$

імовірність безвідмовної роботи системи при послідовному з'єднанні блоків

$$P_{(t)} = \prod_{k=1}^n P_k(t)$$

середній час справної роботи

$$T_{\sigma} = 1 / \lambda_{\sigma}$$

Визначити середній час напрацювання на відмову, імовірність безвідмовної роботи за восьмигодинну зміну і за час $T=1000$ годин.

Теоретичні відомості:

Характеристики відмов

1. За типом відмови поділяються на:

- відмови функціонування (виконання основних функцій об'єктом припиняється, наприклад, помилка пам'яті ОЗП);
- відмови параметричні (певні параметри об'єкту змінюються в недопустимих межах, наприклад, збій пам'яті ОЗП).

2. За своєю природою відмови можуть бути:

- випадкові, обумовлені непередбаченими перевантаженнями, дефектами матеріалу, помилками персоналу або збоями системи керування тощо;
- систематичні, обумовлені закономірними і неминучими явищами, що викликають поступове накопичення ушкоджень.

Оскільки час настання відмови T є величина випадкова, то імовірність відмови $Q(t)$ — імовірність того, що випадкова величина T набуде значення, меншого або рівного t , де t — час, за який визначається показник надійності, тобто імовірністю відмови називається імовірність того, що за певних умов експлуатації в заданому інтервалі часу виникне хоча б одна відмова:

$$Q(t) = P(T \leq t).$$

За характером появи відмови бувають:

раптові — відмова, яку неможливо передбачити попередніми дослідженнями чи технічним оглядом (помилки проектування, брак, дефект, невірна експлуатація);

поступові — відмова, спричинена поступовими змінами значень одного чи декількох параметрів об'єкта (наприклад, в результаті незворотних фізико-хімічних процесів в матеріалі).

За причинами:

конструкційна відмова — відмова, спричинена недосконалістю чи порушенням встановлених правил і (чи) норм проектування та конструювання об'єкта;

виробнича відмова — відмова, спричинена невідповідністю виготовлення об'єкта до його проекту чи до норм виробничого процесу;

експлуатаційна відмова — відмова, викликана порушенням правил експлуатації (відмова через неправильне поводження, відмова через перевантаження).

За наслідками¹:

критична відмова — відмова, що за оцінками може привести до травмування людей, значних матеріальних збитків чи до інших неприйнятних наслідків.

Методичні вказівки до виконання лабораторної роботи:

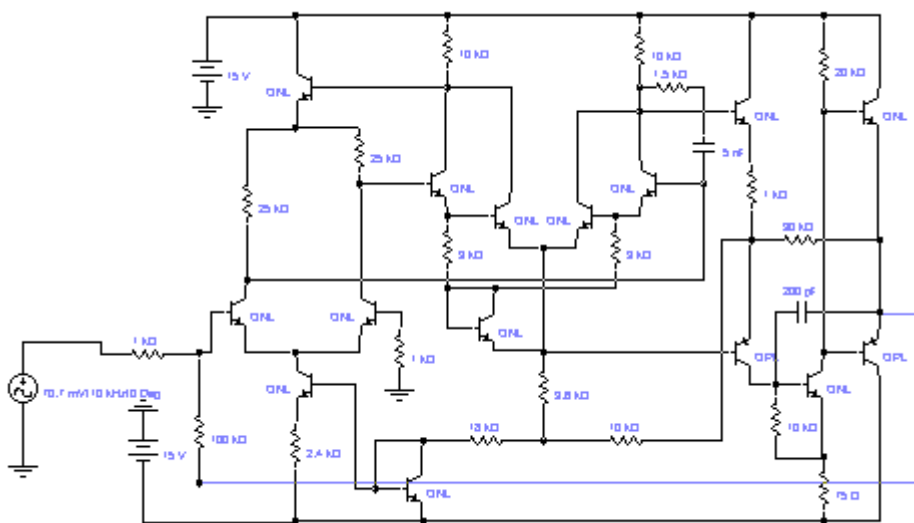
При розрахунках вводяться наступні припущення:

1. відмови елементів, що входять до складу апаратури є раптовими;
2. інтенсивність відмов має постійне значення;
3. відмова будь-якого елемента спричиняє відмову всієї апаратури;

Порядок проведення розрахунків

- визначити режим роботи системи;
- скласти структурну схему виділити блоки підключені паралельно;
- знайти кількість елементів, що входять у систему;
- вибрати для всіх елементів значення інтенсивностей відмов λ по таблицях;

Схема:



Для елементів, що використовуються в електричній схемі прийняті наступні інтенсивності відмов:

– конденсатори електролітичні	$\lambda = 0.1 \times 10^{-5}$
– конденсатори керамічні	$\lambda = 0.04 \times 10^{-5}$
– паяні з'єднання	$\lambda = 1.0 \times 10^{-7}$
– транзистори кремнієві	$\lambda = 0.15 \times 10^{-5}$
– резистори змінні	$\lambda = 0.2 \times 10^{-5}$
– резистори	$\lambda = 1.0 \times 10^{-5}$
– операційний підсилювач	$\lambda = 6.5 \times 10^{-7}$

Контрольні питання:

1. Які співвідношення існують для визначення надійності з урахуванням експлуатації.
2. Метод розрахунків по середньому рівню надійності однотипної апаратури.
3. Як здійснюються розрахунки надійності за коефіцієнтом перерахунку до реальних умов експлуатації.

Рекомендована література

Основна

1. Иыуду К.А. Надежность, контроль и диагностика вычислительных машин и систем / К.А. Иыуду. - М.: Высшая школа, 1989.
2. Карповский Е.А. Надежность программной продукции / Е.А.Карповский, С.А.Чижов. - К.:Техника,1990.
3. Каган Б.М. Основы эксплуатации ЭВМ / Б.М. Каган, И.Б. Мкртумян, 1988.
4. Чжен Г. Диагностика отказов цифровых вычислительных машин / Г. Чжен, Г. Метц, 1981.
5. Самойленко А.П. Расчет надежности программно-аппаратных средств информационно-вычислительных комплексов / А.П. Самойленко. – Таганрог: ТРТИ, 1992.
6. Штрик В.М. Структурное проектирование надежностных программ встроенных ЭВМ / В.М. Штрик, Л.Г. Осовецкий. – Л.: Машиностроение, 1994.
7. [http://www.sgm.ru/info/str/metod/files ... selfws.rtf](http://www.sgm.ru/info/str/metod/files...selfws.rtf)
8. guar.ru/guap/kaf84old63/meth/sam_rab_ilinskaya.pdf
Методические рекомендации по выполнению самостоятельной работы студентов / профессор, д.э.н. Е.М. Ильинская. - Санкт-Петербург, 2011.

Додаткова

1. Гнеденко В.В. Математические методы в теории надежности /В.В. Гнеденко, Ю.К. Беляев, А.А. Соловьев. – М.: Наука, 1965.
2. Голинкевич Т.А. Прикладная теория надежности /Т.А. Голинкевич. – М.: Высшая школа, 1989.
3. Глазунов Л.П. Надежность автоматических систем управления /Л.П. Глазунов, В.П. Грабовецкий. - Л.: Энергоатомиздат, 1984.

12. Інформаційні ресурси

1. Електронні варіанти методичного забезпечення на сервері кафедри програмного забезпечення.
2. Електронні варіанти методичного забезпечення на сайті КНТУ.