

Міністерство освіти і науки України
Центральноукраїнський національний технічний університет
Механіко-технологічний факультет
Кафедра кібербезпеки та програмного забезпечення

Цифрова схемотехніка

*Методичні рекомендації для виконання лабораторних робіт
студентів денної форми навчання галузі 12 Інформаційні технології*

ЗАТВЕРДЖЕНО
на засіданні кафедри кібербезпеки
та програмного забезпечення
(протокол №2 від 29.08.24)

Цифрова схемотехніка: Методичні рекомендації до виконання лабораторних робіт для студентів денної форми навчання галузі 12 Інформаційні технології. / уклад. Минайленко Р.М. / М-во освіти і науки України, Центральноукр. нац. техн. ун-т; – Кропивницький: ЦНТУ– 2024. – 40 с.

Укладач: Минайленко Р.М

Рецензенти: Коваленко О.В., докт. техн. наук, доцент;

Улічев О.С., канд. техн. наук.

© Центральноукраїнський
національний технічний
університет, 2024

Зміст

Вступ.....	4
1. Лабораторна робота № 1 Логічні елементи.....	7
2. Лабораторна робота № 2 Мультиплексори і демюльтиплексори.....	11
3. Лабораторна робота № 3 Тригерні схеми	15
4. Лабораторна робота № 4 Операційні підсилювачі.....	19
5. Лабораторна робота № 5 Регістри.....	23
6. Лабораторна робота № 6 Регістри.....	27
7. Лабораторна робота № 7 АЦП і ЦАП.. ..	31
8. Лабораторна робота № 8 ЦАП з ваговими резисторами.....	35
9. Лабораторна робота № 9 Індикаторні прилади	39
10. Рекомендована література.....	40

Вступ

Курс «Цифрова схемотехніка» призначений для набуття теоретичних знань з основ алгебри логіки, цифрової електроніки, будови основних вузлів ЕОМ і принципів їх функціонування, а також практичних навичок з побудови та моделювання електронних схем. Ознайомлення студентів з фізичними основами, будовою, принципом дії, електричними характеристиками і параметрами напівпровідникових приладів і інтегральних мікросхем та їх використання в функціональних вузлах і пристроях комп'ютерної схемотехніки. Формування у студентів розуміння принципів функціонування типових електронних пристроїв обробки інформації в комп'ютерних системах, реалізації апаратних засобів обробки та передачі інформаційних сигналів в системах керування, пристроях промислової електроніки, лініях зв'язку; відомих схемних рішень та інноваційних підходів при розробці сучасних засобів комп'ютерної техніки.

Метою викладання дисципліни «Цифрова схемотехніка» є засвоєння теоретичних знань з основ алгебри логіки, цифрової електроніки, будови основних вузлів ЕОМ і принципів їх функціонування, а також практичних навичок з побудови, діагностування та моделювання електронних схем. Вироблення у студентів вмінь та навичок необхідних для виконання фахових завдань в професійній діяльності.

Основним **завданням** вивчення дисципліни є:

- здатність ідентифікувати, класифікувати та описувати роботу типових електронних пристроїв обробки інформації в комп'ютерних системах, реалізації апаратних засобів обробки та передачі інформаційних сигналів в системах керування, пристроях промислової електроніки, лініях зв'язку; відомих схемних рішень та інноваційних підходів при розробці сучасних засобів комп'ютерної техніки.

Формат дисципліни

Для денної форми навчання:

Викладання курсу передбачає для засвоєння дисципліни традиційні лекційні заняття із застосуванням мультимедійних презентацій, у поєднанні з лабораторними заняттями.

Формат очний (Face to face)

Для заочної форми навчання:

Під час сесії формат очний (Face to face), у міжсесійний період – дистанційний (online).

У результаті вивчення навчальної дисципліни «Комп'ютерна схемотехніка» студент буде:

Знати:

– ПР1. Основні форми і закони абстрактнологічного мислення, основ методології наукового пізнання, форм і методів аналізу, обробки та синтезу інформації в області комп'ютерної схемотехніки.

Вміти:

– ЗК2. Застосовувати знання у практичних ситуаціях.

– ЗК12. Оцінювати та забезпечувати якість виконуваних робіт.

– ЗК11. Приймати обґрунтовані рішення.

– СК4. Використовувати сучасні методи математичного моделювання об'єктів, процесів і явищ, розробляти моделі й алгоритми чисельного розв'язування задач математичного моделювання, враховувати похибки наближеного чисельного розв'язування професійних задач.

Політика дисципліни

Академічна доброчесність:

Очікується, що студенти будуть дотримуватися принципів академічної доброчесності, усвідомлювати наслідки її порушення. Детальніше за посиланням URL <http://www.kntu.kr.ua/doc/dobro.pdf>

Відвідування занять

Відвідування занять є важливою складовою навчання. Очікується, що всі студенти відвідають лекції і практичні заняття курсу.

Пропущені заняття повинні бути відпрацьовані не пізніше, ніж за тиждень до залікової сесії.

Поведінка на заняттях

Недопустимість: запізнь на заняття, списування та плагіат, несвоєчасне виконання поставленого завдання.

При організації освітнього процесу в Центральнoукраїнському національному технічному університеті студенти, викладачі та адміністрація діють відповідно до: Положення про організацію освітнього процесу; Положення про організацію вивчення навчальних дисциплін вільного вибору; Положення про рубіжний контроль успішності і сесійну атестацію студентів ЦНТУ; Кодексу академічної доброчесності ЦНТУ.

Критерії оцінювання. Знання здобувачів вищої освіти оцінюється при проведенні екзаменаційного контролю як з теоретичної, так і з практичної підготовки за такими критеріями:

– "відмінно" – здобувач вищої освіти досконало засвоїв теоретичний матеріал, глибоко і всебічно знає зміст навчальної дисципліни, основні положення наукових першоджерел та рекомендованої літератури, логічно мислить і будує відповіді, вільно використовує набуті теоретичні знання при аналізі практичного матеріалу, висловлює своє ставлення до тих чи інших проблем, демонструє високий рівень засвоєння практичних навичок;

– "добре" – здобувач вищої освіти добре засвоїв теоретичний матеріал, аргументовано викладає його, володіє основними аспектами з першоджерел та рекомендованої літератури, має практичні навички, висловлює свої міркування з приводу тих чи інших проблем, але припускається певних неточностей і похибок у логіці викладу теоретичного змісту або при аналізі практичного матеріалу;

– "задовільно" – здобувач вищої освіти, в основному, володіє теоретичними знаннями з навчальної дисципліни, орієнтується в першоджерелах та рекомендованій літературі, але непереконливо відповідає, додаткові питання викликають невпевненість або відсутність стабільних знань; відповідаючи на запитання практичного характеру, виявляє неточності у знаннях, не вміє оцінювати факти та явища, пов'язувати їх із майбутньою діяльністю;

– "незадовільно" – здобувач вищої освіти не опанував навчальний матеріал дисципліни, не знає наукових фактів, визначень, майже не орієнтується в першоджерелах та рекомендованій літературі, відсутні наукове мислення, практичні навички не сформовані.

Шкала оцінювання: національна та ЄКТС

Оцінка за шкалою ECTS	Визначення	Оцінка		
		За національною системою (екзамен, диф. залік, курс. проект, курс. робота, практика)	За національною системою (залік)	За системою ЦНТУ
A	ВІДМІННО - відмінне виконання лише з незначною кількістю помилок	5 (відмінно)	Зараховано	90 – 100
B	ДУЖЕ ДОБРЕ - вище середнього рівня з кількома помилками	4 (добре)	Зараховано	82-89
C	ДОБРЕ - в загальному правильна робота з певною кількістю грубих помило			74-81
D	ЗАДОВІЛЬНО - непогано, але зі значною кількістю недоліків	3 (задовільно)	Зараховано	64-73
E	ОСТАТНЬО - виконання задовольняє мінімальні критерії			60-63
FX	НЕЗАДОВІЛЬНО - потрібно попрацювати перед тим, як перескласти	2 (незадовільно)	Не зараховано	35-59
F	НЕЗАДОВІЛЬНО - необхідна серйозна подальша робота			1-34

Активация 1

ЛАБОРАТОРНА РОБОТА №1

Тема: Логічні елементи.

Мета роботи: Вивчення основних логічних елементів, операцій між логічними змінними та теорем для логічних операцій.

Теоретичні відомості

Усі пристрої ЕОМ складаються з логічних схем. Робота цих схем заснована на законах і правилах алгебри логіки, що оперує двома поняттями: істинне і хибне. Їх умовилися називати логічними двійковими змінними, і позначати відповідно “1” і “0”. Висловлення можуть бути простими і складними.

Формалізація і перетворення зв'язків між логічними перемінними здійснюється у відповідності з правилами алгебри логіки.

Існують три основні операції між логічними змінними:

1. Логічне множення

$$y = x_1 \cdot x_2 \cdot \dots \cdot x_n \quad (y = x_1 \cdot x_2)$$

2. Логічне додавання

$$y = x_1 + x_2 + \dots + x_n \quad (y = x_1 + x_2)$$

3. Інверсія

$$y = \bar{x} \quad x = \bar{y}$$

Для логічних операцій існують теореми і правила.

1. Комутативний закон.

а) $x_1 \cdot x_2 = x_2 \cdot x_1$

б) $x_1 + x_2 = x_2 + x_1$

2. Асоціативний закон.

а) $x_1(x_2 \cdot x_3) = (x_1 \cdot x_2)x_3$

б) $x_1 + (x_2 + x_3) = (x_1 + x_2) + x_3$

3. Дистрибутивний закон.

а) $x_1(x_2 + x_3) = x_1 \cdot x_2 + x_1 \cdot x_3$

б) $x_1 + x_2 \cdot x_3 = (x_1 + x_2)(x_1 \cdot x_3)$

4. Склеювання.

а) $x_1(x_1 + x_2) = x_1$

б) $x_1 + (x_1 \cdot x_2) = x_1$

5. Правило заперечення.

а) $x \cdot \bar{x} = 0$

б) $x + \bar{x} = 1$

6. Правило повторення.

а) $x \cdot x = x$

б) $x + x = x$

7. Правило подвійного заперечення.

$$\overline{\overline{x}} = x$$

8. Теорема де Моргана.

$$\overline{x_1 + x_2} = \overline{x_1} \cdot \overline{x_2}$$

9. Операція з логічним “1” і “0”.

$$x \cdot 0 = 0$$

$$x + 0 = x$$

а) $x \cdot 1 = x$

б) $x + 1 = 1$

$$\overline{0} = 1$$

$$\overline{1} = 0$$

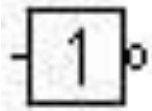
В алгебрі логіці функції зручно зображувати у вигляді таблиці відповідності всіх можливих комбінацій вхідних логічних змінних. Таку таблицю називають – таблицею істинності.

Завдання.

1. Скласти логічні схеми до законів (правил) алгебри логіки (де це можливо).

2. Заповнити таблиці істинності для логічних елементів “НЕ”, “І”, “АБО”, “Заперечуюче АБО”.

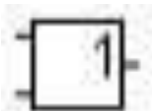
Таблиця істинності для інверсії (НЕ).



Таблиця істинності для функції логічного множення (І).

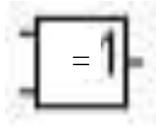


Таблиця істинності для функції логічного додавання (АБО).



--	--	--

Таблиця істинності для функції заперечення додавання (ЗАПЕРЕЧУЮЧЕ АБО).



3. До функцій “Г”, “АБО” з допомогою електронного емулятора скласти принципові електричні схеми, які ілюструють їх роботу. Перевірити з допомогою складених схем відповідні таблиці істинності.

ЛАБОРАТОРНА РОБОТА №2

Тема: Мультиплектори і демультиплектори.

Мета роботи: ознайомлення із властивостями мультиплекторів і демультиплекторів.

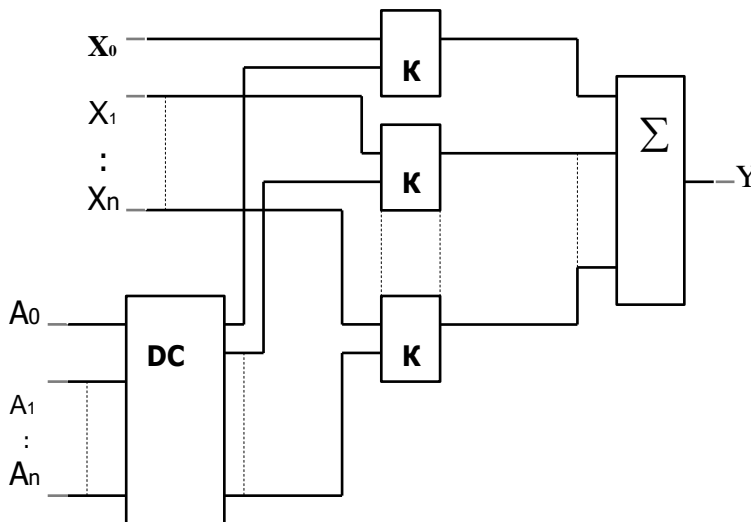
Теоретичні відомості

Мультиплексор – пристрій, що передає на вихід інформацію з зазначеного адресою входу. Кількість входів даних і входів адреси визначається відповідно до формули:

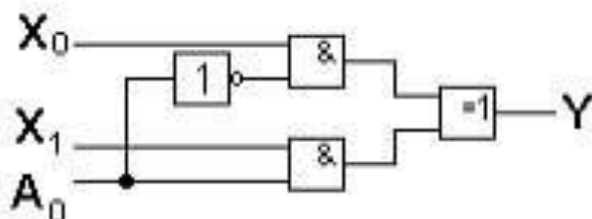
$$N = 2^m$$

(N – кількість входів даних, m – кількість входів адреси).

Структурна схема мультиплексора складається з ключів (K) і сумматора (Σ):



Логічна схема мультиплексора 2x1.

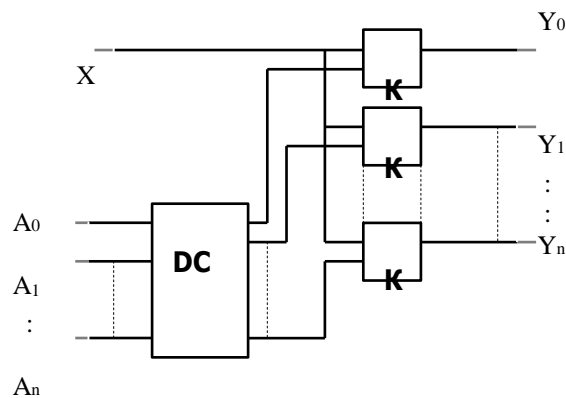


Демультимплексор – пристрій для передачі інформації з входу на зазначений адресою вихід. Кількість адресних входів і виходів визначається в залежності з формулою:

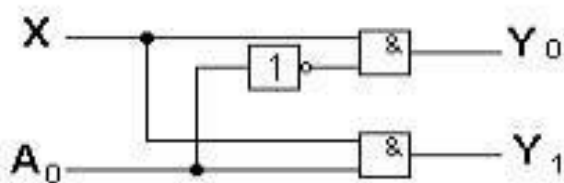
$$N = 2^m$$

(N – кількість виходів даних, m – кількість входів адреси).

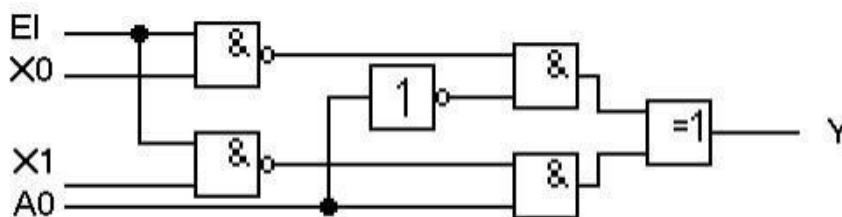
Структурна схема демультимплексора:



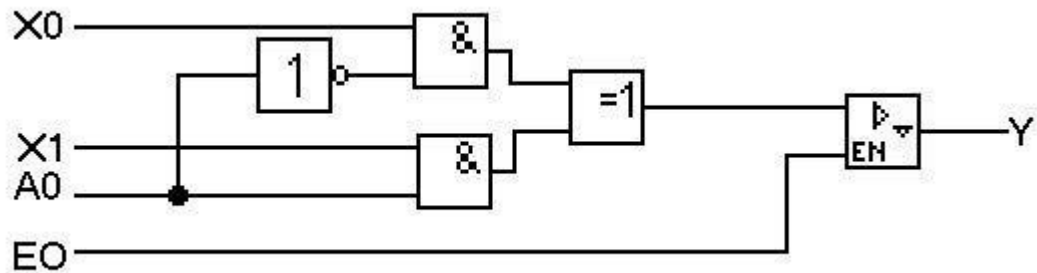
Логічна схема демультимплексора 1x2.



При використанні дозволу входу EI (enable in-put) на інформаційний вхід встановлюється ключ у виді елемента «I» який при сигналі EI = «0» блокує вхід даних.



При використанні дозволу виходу EO (enable out-put) на інформаційному виході встановлюється елемент із Z-станом який при сигналі EO = « 0 » установлює на виході невизначений стан (U=2.5V).



Завдання.

1. Скласти таблицю відповідності для мультиплексора 4x1 і демультиплексора 1x4 із входами дозволу EI/EO.
2. Скласти аналітичні вирази мультиплексора 4x1 і демультиплексора 1x4 із входами дозволу EI/EO.
3. Намалювати принципову схему мультиплексора 4x1 і демультиплексора 1x4.
4. В електронному емуляторі продемонструвати роботу мультиплексора 2x1 і демультиплексора 1x2 і намалювати часові діаграми.

ЛАБОРАТОРНА РОБОТА №3

Тема: Тригерні схеми

Мета роботи: Вивчити типи тригерів та, навчитися складати схеми на основі тригерів та складати таблиці істинності для схем.

Теоретичні відомості.

Тригерні схеми, у програмі EWB 4.1 представлені в бібліотеці Seg'i трьома типами тригерів RS, JK і D, показаних на мал. Призначення виводів тригерів слідує. Для всіх тригерів виходи: Q - прямиий, Q' - інвертований. Для RS-тригера R — установка тригера в 0, при сигналі 1 на цьому вході Q=0, Q'=1; S — установка в 1, при сигналі 1 на цьому вході Q=1, Q'=0; комбінація R=1, S=1 не змінює стану виходів і відноситься до забороненого. Для JK-тригера J, К - інформаційні входи, > - тактовий вхід; висновок зверху - асинхронна попередня установка тригера в одиничний стан (Q=1) поза залежністю від стану сигналів на входах (функціонально аналогічний входіві S RS-тригера); висновок унизу - асинхронна попередня установка тригера в нульовий стан (так називане очищення тригера, після якого Q'=1); наявність кружечків на зображеннях висновоків позначає, що активними є сигнали низького рівня, а для тактового входу — що переключення тригера виробляється не по передньому фронті тактового імпульсу, а по його зрізі (так найчастіше називають задній фронт імпульсу). Для D-тригера вхід D — інформаційний, стан цього входу після подачі тактового імпульсу запам'ятовується тригером, тобто при D=1 маємо Q=1, при D=0 Q=0.

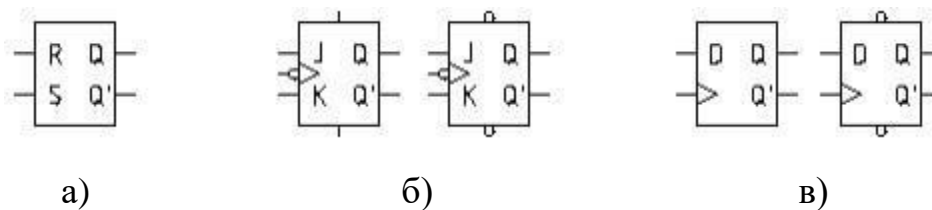


Рис. 1- Позначення RS-тригерів (а), JK-тригерів (б), D-тригерів (в)

Для проведення дослідження тригерних схем уже не можна

використовувати логічний перетворювач, оскільки тригер є елементом пам'яті. Для цього необхідно підключити до його входів генератор слова і ствітлодіодні індикатори до виходів. Схема для дослідження найбільш складного JK-тригера показана на рис.2. Відмітимо, що тактовий вхід тригера необхідно з'єднати з виходом синхронізації генератора.

Кінцевою задачею дослідження є одержання таблиці істинності, що є однієї з основних характеристик тригера. Одержання її доцільне проводити в наступному порядку:

- послідовно подати на входи попередньої установки тригера активні сигнали високого рівня (сигнал 1) і зафіксувати стан виходу тригерів для випадку попередньої установки в 1 і 0, для перевірки асинхронності цих входів зазначені операції повторити при різних станах сигналів на тактовому й інформаційному входах; надалі на ці входи подавати тільки сигнали логічного нуля ;
- подати на тактовий і інформаційні входи сигнали 0 і 1 у різних комбінаціях (на входах асинхронної попередньої установки при цьому повинні бути сигнали логічного нуля для всіх комбінацій) і зафіксувати для кожної комбінації стан виходів тригера;
- на підставі отриманих результатів скласти таблицю істинності.

Для розуміння процесів, що відбуваються в тригерах, приведемо схему тактового RS-тригера, показану на рис.2. Власне RS-тригер виконаний на двох елементах 2І-НІ U3, U4. Встановлення тригера в 0 або 1 можлива тільки при наявності тактового імпульсу, що дозволяє, на тактовому вході Z, тобто такий тригер цілком ідентичний JK-тригеру без ланцюгів попередні установки і додаткових ланцюгів зворотного зв'язку. Для введення таких ланцюгів досить розірвати з'єднання в крапках SI, R1 і ввести в розрив елементи 2АБО і елементи U1, U2 замінити на трьохходові. Якщо ж вхід S з'єднати з входом R через елемент НІ, то отримаємо D-тригер, у якому S-вхід буде виконувати роль D-входу.

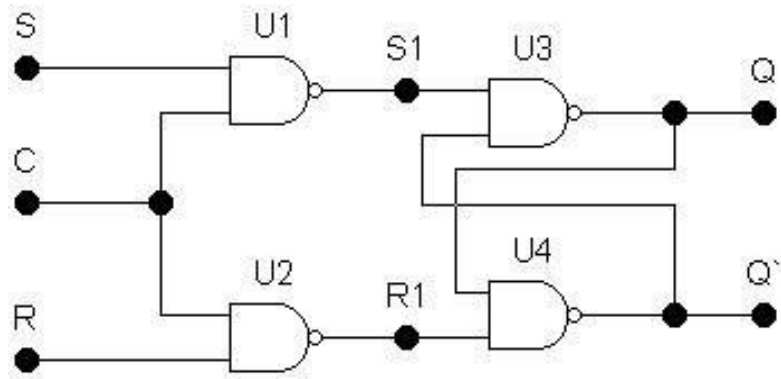


Рис.2 - Схема RS-тригера на логічних елементах

Контрольні питання і завдання.

1. Які типи тригерів Ви знаєте, чим обумовлене їхнє різноманіття?
2. Визначите кодові комбінації на виході генератора слова для дослідження JK-тригера за схемою на рис. 1 відповідно до описаної методики. Отриману таблицю істинності порівняйте з таблицею істинності, яка викликається натисканням клавіші допомоги F1 після виділення на схемі тригера.
3. Проведіть дослідження в обсязі п. 2 для RS-тригера (рис. 2) і його модифікацій. Отримані таблиці істинності для розглянутих модифікацій порівняйте з таблицями істинності бібліотечних тригерів описаним у п. 2 способом.

ЛАБОРАТОРНА РОБОТА № 4

Тема: Операційні підсилювачі.

Ціль: Розрізняти типи ОП, вміти скласти схеми з використанням ОП.

Теоретичні відомості.

Спочатку операційні підсилювачі (ОП) застосовувалися переважно в аналогових обчислювальних машинах для обчислення різноманітних математичних функцій. Однак у зв'язку зі підвищеною доступністю ОП область їхнього застосування істотно розширилася. Тому під ОП прийнято розуміти мікросхему — підсилювач постійного струму, на базі якого створюються вузли апаратури, характеристики яких у більшості випадків залежать тільки від властивостей ланцюга зворотного зв'язку.

Розглянемо параметри вітчизняних і імпортованих ОП. У круглих дужках приводяться їхні назви, позначення й одиниці виміру, прийняті в програмі EWB 4.1, а для EWB 5.0 — у прямокутних дужках.

1. Коефіцієнт підсилення напруги K , (Open-loop gain A [A]) — відношення вихідної напруги до вхідного. У загальному випадку коефіцієнт підсилення ОП, не охопленого зворотним зв'язком, може досягати декількох мільйонів, однак з ростом частоти він зменшується.

2. Частота одиничного посилення f_u , Гц (Unity-gain bandwidth f_u [FU]) — значення частоти вхідного сигналу, при якому коефіцієнт підсилення ОП зменшується до одиниці. Цей параметр визначає максимально можливу смугу пропускання ОП.

3. Максимальна вихідна напруга $+U_{sw+}$, В (Positive voltage swing, V_{sw+} [VSW+]) і $-U_{sw-}$, В (Negative voltage swing, V_{sw-} [VSW-]) — максимальна вихідна напруга позитивної і негативної полярності, при якому нелінійні перекручування дуже малі при схемі, що рекомендується виробником, включення ОП. Ця напруга вимірюється щодо нульового потенціалу при заданому опорі навантаження. При зменшенні цього опору максимальна вихідна напруга зменшується.

4. Швидкість наростання вихідної напруги $V_{u,c}$, В/мкс (Slew rate SR

[SR]) — відношення зміни вихідної напруги від 10 до 90% від свого номінального значення до часу, за який відбулася ця зміна. Цей параметр характеризує швидкість відгуку ОП, охопленого негативним зворотним зв'язком, на східчасту зміну вхідного сигналу при посиленні 1 або 10. ОП при $V_{ii,b,,,} = 15 \dots 150$ В/мкс відносяться до класу швидкодіючих .

5. Напруга зсуву нуля $U_{,,,}$, У (Input offset voltage V_{os} [VOS]) — напруга, яку потрібно подати на вхід ОП, щоб вихідна напруга дорівнювала нулеві. Ця величина визначається розкидом параметрів компонентів, що входять до складу ОП ; для компенсації $U_{,,,}$ у більшості ОП є спеціальні виведення для підключення ланцюгів підстроювання.

6. Вхідні струми $I_{,,,}$, А (Input bias current I_{bs} [IBS]) — струми, що протікають через вхідні затиски ОП; вони обумовлені струмами бази вхідних біполярних транзисторів або струмами витоку затворів польових транзисторів. Вхідні струми створюють на внутрішньому опорі джерела сигналу спадання напруги, що викликає появу напруга на виході при відсутності на вході зовнішнього сигналу.

7. Різниця вхідних струмів $\Delta I_{,,,}$, А (Input offset current I_{os} [IOS]) — досягає 10— 20% від $I_{,,,}$, створює на вході ОП різницю потенціалів, що приводить до зсуву нуля на виході.

8. Коефіцієнт ослаблення синфазного сигналу $K_{\text{еф}}$, дБ (Common mode rejection ratio CMMR [CMMR]) — відношення коефіцієнта підсилення напруги, прикладеного між входами ОП, до коефіцієнта підсилення напруги, прикладеного між загальною шиною і кожним входом.

9. Вихідний струм короткого замикання I_{sc} , А (Output short circuit current I_{sc} [ISC]) — максимальне значення вихідного струму ОП, при якому гарантується працездатність приладу.

10. Input resistance R_i [RI], Ом — вхідний опір.

11. Output resistance R_o [RO], Ом — вихідний опір.

12. Phase margin ρ_m [PM] — запас по фазі на частоті одиничного посилення в градусах; характеризує стійкість ОП.

13. Compensation capacitance C_c [CC], Ф — ємність коригувального

конденсатора, служить для забезпечення стійкості ОП при введенні ООС. В ОП ранніх випусків передбачалися спеціальні виводи для підключення такого конденсатора, зараз він у більшості випадків реалізується на кристалі ОП.

14. Location of second pole f_{p2} [FP2], Гц — частота другого полюса передатної характеристики (тільки для лінійної моделі ОП на рис 1, а).

15. Максимальна вхідна напруга U_{in} , У (у списку параметрів ОП в програмі EWB відсутній) — напруга між вхідними клемми ОП, перевищення якого приводить до виходу приладу з ладу.

16. Максимальна синфазна вхідна напруга U_{in}^{+} , У (у EWB відсутній) — найбільше значення напруги, що прикладається одночасно до обох вхідних клем ОП щодо нульового потенціалу (землі), перевищення якого порушує працездатність приладу (збільшуються вхідні струми і зсув нуля, істотно зменшується коефіцієнт підсилення).

17. Коефіцієнт впливу джерел напруги живлення K_{VDD} , мкВ/У (у EWB відсутній) — характеризує зміну вихідної напруги прецизійних ОП при зміні напруги джерел живлення (нормується на рівні 1...10мкВ/У[4]).

Значення параметрів ОП в програмі EWB 4.1 можуть бути відредаговані за допомогою діалогового вікна (у EWB 5.0 аналогічне вікно має дві закладки).

У програмі EWB 4.1 ОП має дві моделі, показані на рисунку:



Лінійна (а) і нелінійна моделі (б) ОП

Модель ОП на мал. 1 (а), не має виводів для підключення джерел живлення, однак їх напругу можна задати побічно через значення максимальної вихідної напруги V_{sw-} і V_{sw+} . ОП на мал. 1 (б), має виводи живлення (параметри Positive Power Supply і Negative Power Supply), що дозволяє використовувати його в пристроях з одним джерелом живлення або двома різними.

Завдання.

Зібрати схеми на ОП і продемонструвати їхню роботу:

1. ОП за схемою інвертуючого входу.
2. ОП за схемою не інвертуючого входу.
3. ОП за схемою суматора.
4. Схема диференціюючого ОП .
5. Схема інтегруючого ОП.
6. Для кожної із схем представити відповідні осцилограми, які ілюструють їх роботу.

ЛАБОРАТОРНА РОБОТА № 5

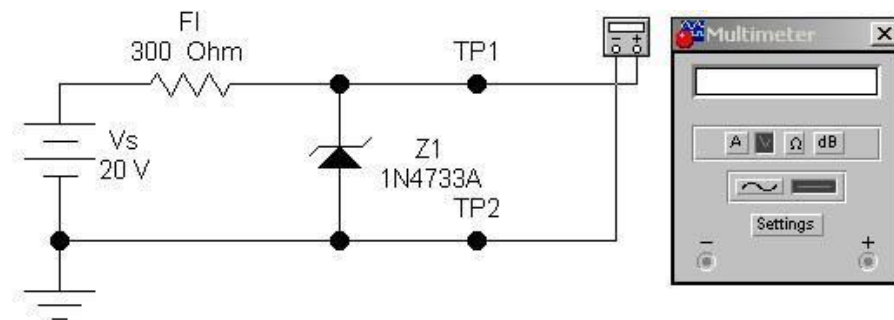
Тема: Параметричні стабілізатори.

Мета роботи: Ознайомитися з роботою параметричного стабілізатора

Теоретичні відомості

При підключенні стабілізатора до джерела постійної напруги через резистор виходить найпростіша схема параметричного стабілізатора (мал. 1). Тік $I_{СТ}$ стабілітрона може бути визначений обчисленням спадання напруги на резисторі R - $I_{СТ} = (E - U_{СТ})/R$. Напруга стабілізації $U_{СТАВ}$ стабілітрона визначається крапкою на вольтамперній характеристиці, у якій струм стабілітрона різко збільшується. Потужність розсіювання стабілітрона $P_{СТ}$ обчислюється як добуток струму $I_{СТ}$ на напругу $U_{СТ}$:

$P_{СТ} = I_{СТ}U_{СТ}$. Диференціальний опір стабілітрона обчислюється так само, як для діода, по нахилу вольтамперної характеристики.



Мал. 1. Найпростіша схема параметричного стабілізатора.

Порядок проведення експериментів Експеримент 1. Вимір напруги й обчислення струму через стабілітрон. Обчисліть струм $I_{СТ}$ стабілітрона для значення напруги $U_{СТ}$. Обчисліть потужність $P_{СТ}$, що розсіюється на стабілітроні.

Завдання:

1. Зібрати схему стабілізатора на стабілітроні і балансовому резисторі (по варіантах).
2. Обчислення струму і потужності, що розсіюється стабілітроном.
4. Дослідження зміни напруги стабілітрона при зміні вхідної напруги в схемі параметричного стабілізатора.

5. Дослідження зміни напруги на стабілітроні при зміні опору в схемі параметричного стабілізатора.

Контрольні питання

1. Порівняйте відносну зміну напруги на стабілітроні з відотною зміною живильної напруги. Оцініть ступінь стабілізації.
2. Чи впливає значення опору навантаження на ступінь стабілізації вихідної напруги стабілізатора?
3. Як змінюється напруга стабілітрона $U_{СТ}$, коли струм стабілітрона стає нижче 20 мА?
4. Яке значення струму стабілітрона $I_{ст}$ при вхідній напрузі 15 В?
5. Яке значення струму стабілітрона $I_{ст}$ при значенні опору $R=200\text{Ом}$?
6. Як змінюється напруга $U_{ст}$ на виході стабілізатора, при зменшенні опору R ?

ЛАБОРАТОРНА РОБОТА № 6

Тема: Регістри.

Мета роботи: Ознайомлення з роботою регістра і його властивостями.

Теоретичні відомості

Основне призначення регістрів — зберігання і перетворення багаторозрядних двійкових чисел. Регістри, також як і лічильники та запам'ятовуючі пристрої є найбільш розповсюдженими пристроями цифрової техніки. При порівняльній простоті, регістри мають великі функціональні можливості: використовуються в якості керуючих та запам'ятовуючих пристроїв, генераторів, перетворювачів кодів, лічильників, дільників частоти, вузлів часової затримки.

Елементами структури регістрів є синхронні триггери D- або JK-типові з динамічним або статичним керуванням. Один тригер може запам'ятати (регіструвати) один розряд (біт) двійкової інформації. Такий тригер можна рахувати однорозрядним регістром. Занесення інформації в регістр називають операцією введенню або запису. Видача інформації зовнішньому прибудую характеризує операцію виводу або зчитування.

Усі регістри, у залежності від функціональних властивостей, діляться на дві категорії - накопичуючі (регістри пам'яті, зберігання) і регістри зсуву. У свою чергу, регістри зсуву підрозділяються по способі введенню і виводу інформації на паралельні, послідовні та комбіновані (паралельно-послідовні та послідовно-паралельні), по направленню передачі (зсуву) інформації, на однонаправлені та реверсивні.

Найбільш простими регістрами є регістри пам'яті. Їх призначення — зберігання двійкової інформації невеликого об'єму, у короткий проміжок години. Ці регістри являють собою набір синхронних тригерів, кожний із яких зберігає один розряд двійкового числа. Введення (запис) і виведення (зчитування) інформації відбувається паралельним кодом. Введення забезпечується тактовим імпульсом, з приходом чергового тактового імпульсу записана інформація оновлюється.

Регістри зберігання являють собою набори тригерів з незалежними інформаційними входами і загальним тактовим входом. У цій якості, використовуються синхронні тригери, які складаються із мікросхем, що містять в одному корпусі декілька самостійних тригерів, наприклад ДО155ТМ8 (74175), ДО155ТМ9 (74179) та інші. Їх можна розглядати, як 4 – 6 - розрядні регістри пам'яті. Нарощування розрядності регістрів пам'яті, досягається додаванням потрібного числа тригерів, тактові входи яких під'єднують до шини синхронізації.

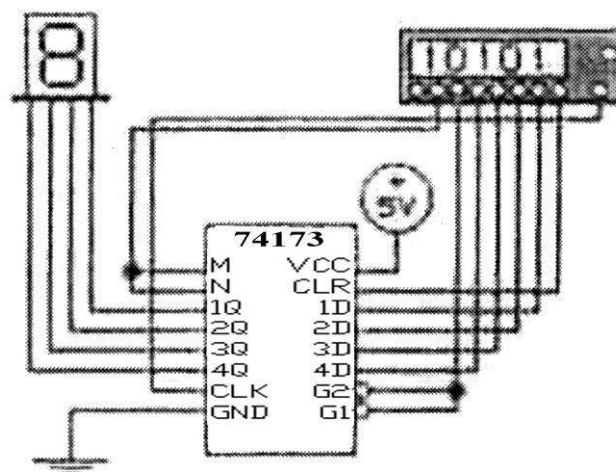


Рис. 1 - Схема включення регістра 74173

Регістр ДО155ІР15 (74173) є бібліотечним компонентом EWB і може служити прикладом прибудую зберігання з трьома вихідними станами. Схема його включення приведена на мал.1. Відмітимо дуже не зручне розміщення виводів регістру 74173 і їх невідповідність оригіналу [7, 8]. Як видно із мал.1, ДО155ІР15 — чотирьохрозрядний регістр. Він має виходи 1Q...4Q з третім Z-станом (при сигналі 1 на виводах G2, G1), а його входи 1D...4D містять логічні елементи дозволу запису, шляхом подачі логічного 0 на входи M, N (у EWB помилково показані прямими). Використовується регістр як чотирьохрозрядне джерело кодові і має можливість обслуговувати безпосередньо шину даних цифрової системи.

розповсюдженим класом регістрів є регістри зсуву, які відрізняються більшим різновидом, як у функціональному відношенні, так і у відношенні

схемних рішень і характеристик. Регістри зсуву, крім операції зберігання, перетворюють послідовний двійковий код у паралельний, а паралельний — у послідовний; виконують арифметичні і логічні операції, служать у якості елементів часової затримки. Своєю назвою смороду зобов'язані характерній для цих пристроїв операції зсуву. З приходом шкільного тактового імпульсу відбувається перезапис (зсування) умісту тригера - шкільного розряду в сусідній розряд без зміни порядкові слідування одиниць та нулів. При зсуванні інформації вправо після кожного тактового імпульсу біт із більш старшого розряду зсувається в молодший, а при зсуванні вліво — навпаки.

На вітчизняних схемах символом регістра служать букви RG. Для регістрів зсуву вказується також направлення зсуву: > — вправо; < — уліво; <-> — реверсивний (двонаправлений).

Роботу регістра зсуву розглянемо на прикладі бібліотечного регістра 74195 (ДО155ІР12), схема включення якого показана на мал.2. ІМС 74195 — швидкодіючий регістр для виконання операцій зсуву, ліку, накопичення та взаємного паралельно-послідовного перетворення цифрових слів. Через вхід LD/SH завантажуються паралельні дані і проводиться їх зсув вправо. Якщо на цьому вході є напруга високого рівня, через вхід першого тригера J і K в регістр вводяться послідовні дані. Вхід J має високий активний рівень, вхід ДО — низький; якщо ці входи з'єднати - отримаємо простий D-вхід. Дані здвигаються в направленні від QA до QB, QC, а потім до QD після кожного плюсового перепаду на тактовому вході CLK.

Якщо на вході LD/SH є присутнім напруга низького (активного) рівня, усі чотири тригери регістра запускаються одним тактовим перепадом (від низького рівня до високого). Тоді дані від рівнобіжних входів A...D передаються на відповідні виходи QA...QD. Зрушення даних уліво забезпечується в схемі, де кожен вихід Q_n з'єднаний зовнішньою перемичкою з входом D_n, тобто схема включення на рис. 2 відповідає тільки режимові прийому і збереження даних.

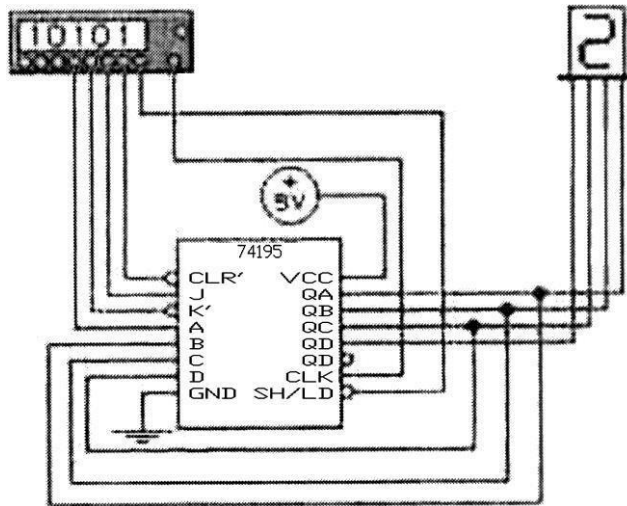


Рис.2 - Схема включення регістра

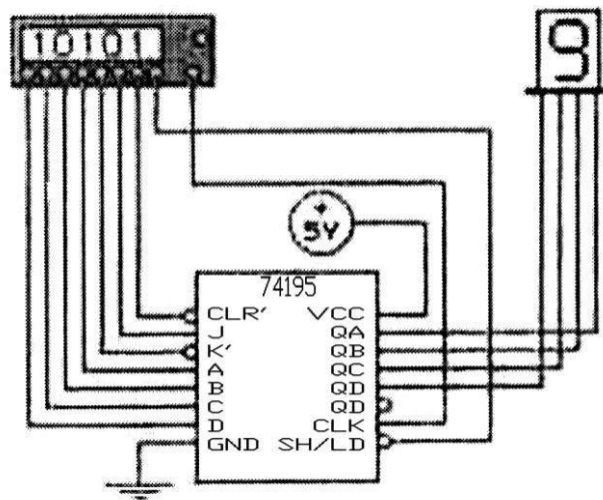


Рис.3 - Схема включення регістра

Для режиму зрушення напруга на вході LD/SH треба зафіксувати на високому рівні. Через те, що всі операції в регістрі IP12 суворо синхронні і запускається він фронтом імпульсу, логічні рівні на входах J, DO, Dn, LD/SH можна довільно змінювати до приходу фронту запуску. Низьким рівнем на вході CLR усім вихідним сигналам привласнюється низький рівень.

Напруга низького рівня на вході CLR означає також заборона на дію тактового імпульсу CLK, для правильного скидання даних треба вибрати момент, коли на вході CLK є присутнім напруга низького рівня.

Контрольні питання і завдання.

1. Що таке регістр, які функції він може виконувати?
2. Назвіть типи регістрів і їхні можливі застосування.
3. Проведіть моделювання регістра 74133 за схемою на рис. 1. При

моделюванні необхідно вибрати за допомогою генератора слова двійкові комбінації, що дозволяють перевірити всі режими його роботи. Доцільно також скласти таблицю станів, що нагадує таблицю істинності .

4. Проведіть моделювання регістра 74195 у режимі прийому даних

5. Для приведеної на рис.1 схеми досліджуйте наступні режими :

1 — зрушення й встановлення по першому каскаду (JK=11); 2 — зрушення і скидання по першому каскаду (JK=00); 3 — зрушення і перемикання першого каскаду (JK=10); 4 — зрушення і збереження в першому каскаді (JK=01). При цьому, як указувалося вище, CLR=1, LD/SH=1, стан входу А довільний.

ЛАБОРАТОРНА РОБОТА № 7

Тема: АЦП і ЦАП.

Мета роботи: ознайомитися з властивостями і дослідити роботу АЦП і ЦАП.

Теоретичні відомості.

У бібліотеці програми EWB 4.1 перетворювачі представлені 8-розрядними ЦАП і АЦП.

Схема включення бібліотечного ЦАП приведена на мал. 1. Вона містить власне ЦАП (DAC V) два джерела опорної напруги $+U_{op}$ і $-U_{op}$, генератор слова й осцилограф

Вихідна напруга ЦАП визначається формулою :

$$U_o = D[(+U_{op}) + (-U_{op})]/256$$

де D - десятковий еквівалент вхідного двійкового коду (наприклад, при вхідному коді 00000011 $D=3$).

Задаючи відповідні кодові комбінації на виході генератора слова, можна за допомогою осцилографа виміряти максимальну вихідну напругу ЦАП, а також мінімальну, відповідному молодшому розряду яка визначає дозволяючу спроможність ЦАП. Нумерація розрядів показана на графічному позначенні ЦАП рис.1, а осцилограма на рис. 2.

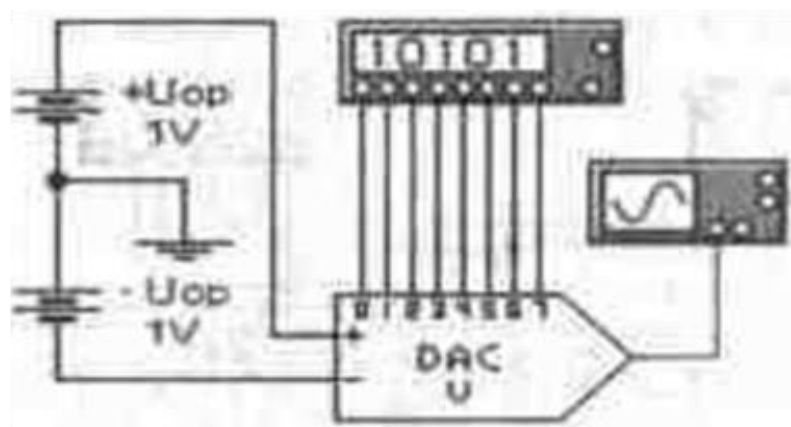


Рис. 1 - Схема включення бібліотечного ЦАП

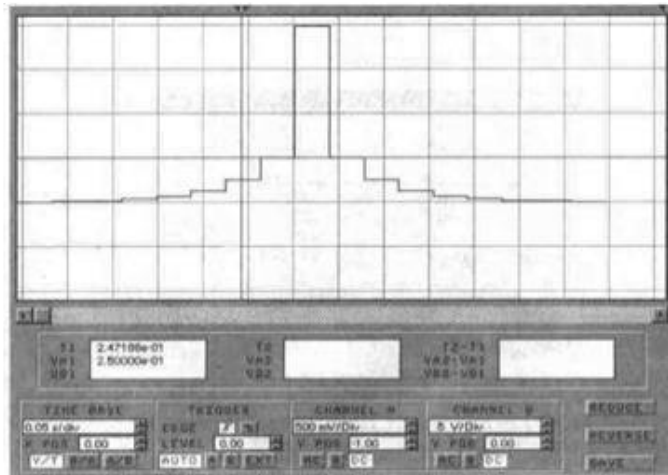


Рис. 2 - Осцилограма вихідної напруги ЦАП

Для ЦАП з опорними джерелами струму $+I_{op}$, $-I_{op}$ струм прямого й інверсного виходу визначається відповідно формулами :

$$I_o = D[(+I_{op}) + (-I_{op})] / 256$$

$$I_o' = 255[(+I_{op}) + (-I_{op})] / 256 - I_o$$

Схема включення бібліотечного АЦП показана на мал. 3. У її склад входять власне АЦП (ADC), джерела опорної напруги, генератор слова для синхронізації і керування виходом АЦП, функціональний генератор як джерело вхідного сигналу U_i , логічний аналізатор, перетворювач двійкового коду ASCII і осцилограф .

Призначення висновків АЦП: VIN - підключення джерела перетвореного сигналу; VREF+, VREF- - підключення джерел опорної напруги; SOC - вхід синхронізації; OE - дозвіл на видачу вихідної двійкової комбінації на виходи DO...D7; EOC — сигнал готовності даних (наприклад, при видачі даних на EOM).

Для заданого значення вхідної напруги U_i , зафіксованого, наприклад, за допомогою пристрою вибірки і збереження, десятковий еквівалент двійкового коду на виході АЦП визначається вираженням :

$$D = 256 U_i / [(+U_{op}) + (-U_{op})]$$

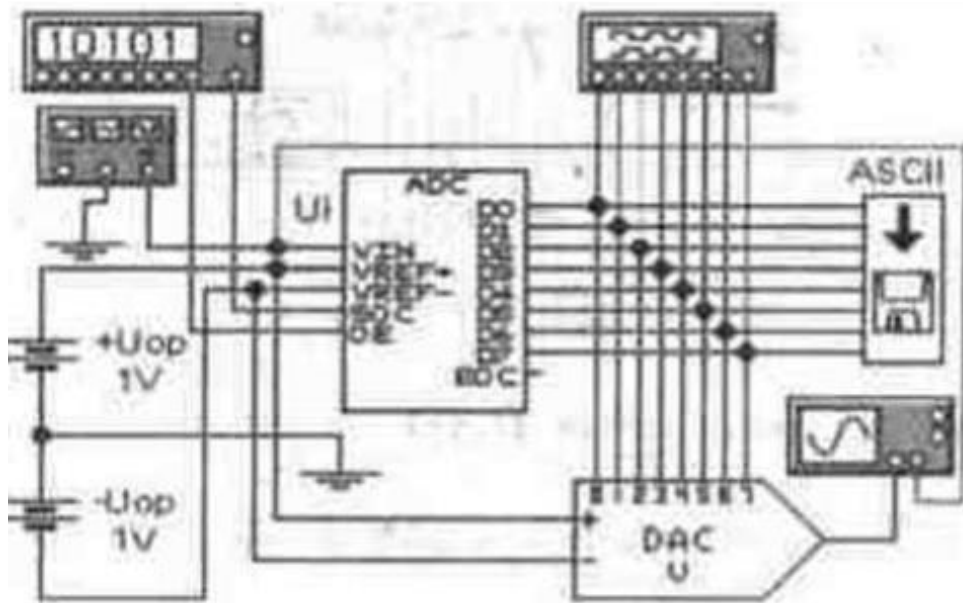


Рис. 3 - Схема включення бібліотечного АЦП



Рис. 4 - Вікно для запису даних у текстовий файл

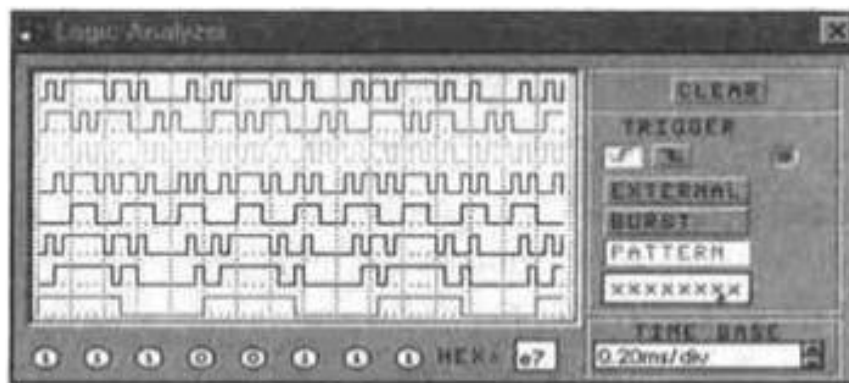


Рис 5 - Осцилограма вихідного сигналу АЦП на екрані логічного аналізатора

Пристрій ASCII дозволяє записати дані в текстовий файл. Після подвійного натиснення по його зображенню викликається діалогове вікно, показане на рис. 4, де вказується ім'я файлу. За замовчуванням у меню пропонується ім'я схемного файлу, що має розширення.txt.

Отримані дані з АЦП можна аналізувати за допомогою логічного аналізатора й осцилографа. Дані на екрані логічного аналізатора при перетворенні синусоїдального сигналу з напругою 1 В и частотою 1 кГц показані на рис. 5.

Початкова ділянка даних на рис. 5 після їхнього перетворення в аналоговий сигнал за допомогою ЦАП показаний у виді осцилограми на рис. 6:

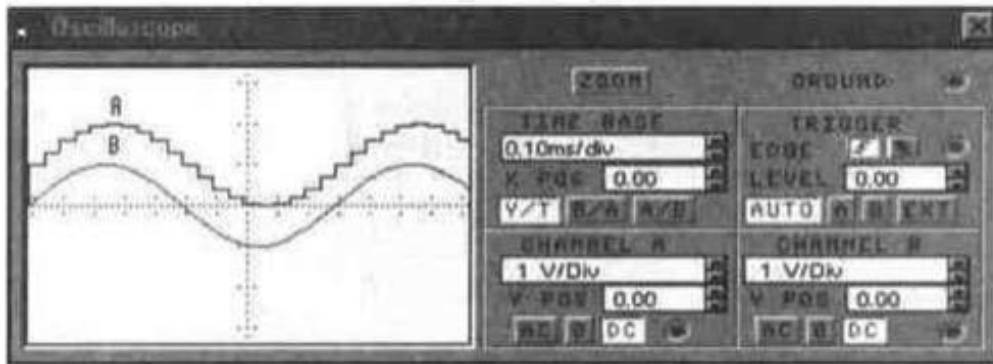


Рис 6 - Осцилограма вихідного сигналові ЦАП (А) і вхідного АЦП (У)

Контрольні питання і завдання.

1. Використовуючи схему ЦАП на рис. 1, встановить залежність вихідної напруги від значення двійкового коду на вході. Визначите дозволяючі здатність ЦАП (ціну молодшого розряду — МР) і отримайте формулу для розрахунку вихідної напруги. Рекомендується працювати з генератором слова в покроковому режимі (Step).

2. Чи використовується ЦАП у складі бібліотечного АЦП?

ЛАБОРАТОРНА РОБОТА № 8

Тема: ЦАП з ваговими резисторами.

Мета роботи: Розрізнати різні типи ЦАП, вміти робити потрібні розрахунки на різних схемах що складені з використанням ЦАП.

Теоретичні відомості.

Цифро-аналогові перетворювачі використовуються для перетворення цифрового коду в аналоговий сигнал, наприклад, для керування в автоматичних системах виконавчими органами (електродвигунами, соленоїдами і т.п.).

Найбільш простий ЦАП з ваговими резисторами (рис.1) складається з двох блоків. Резистивна схема (матриця) виконана на резисторах $R1...R4$. Підсумовуючий підсилювач містить у собі ОП (операційний підсилювач) і резистор зворотного зв'язку R_0 . Опорна напруга $U_{оп}$ (3 В) підключається до резисторів матриці перемикачами А, В С, D керованим однойменними клавішами клавіатури і імітує утворений код. Вихідна напруга U_0 вимірюється мультиметром.

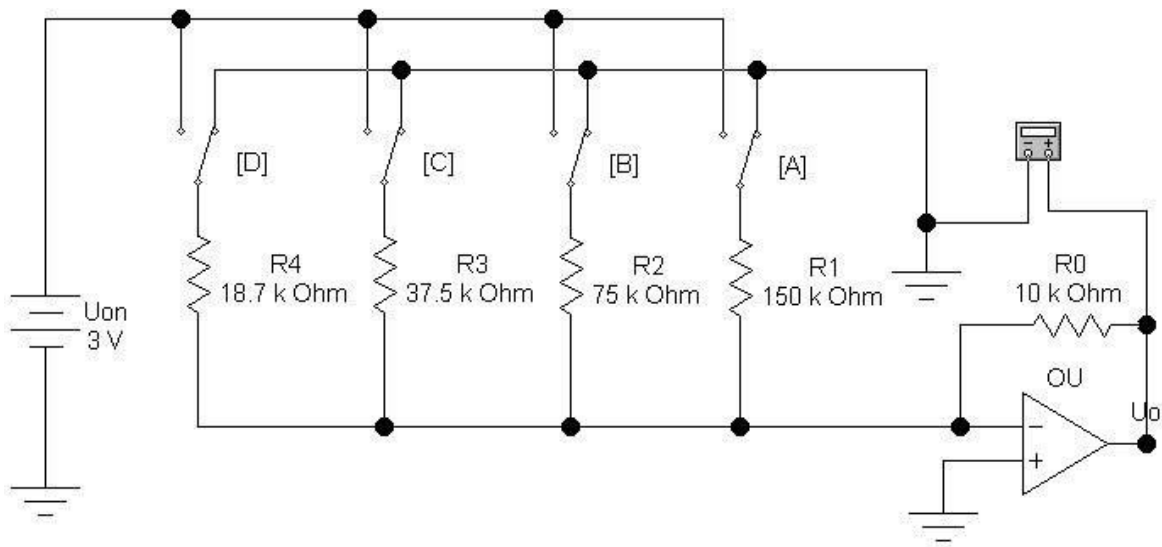


Рис. 1 - ЦАП з ваговими резисторами.

Якщо всі перемикачі замкнуті на “землю”, як показано на мал. 1, то напруга на вході і виході ОП дорівнює 0 В. Припустимо тепер, що перемикач А встановлений у положення, що відповідає логічної 1. Тоді на вхід ОП через резистор R_1 подається напруга 3 В. Розрахуємо в цьому випадку коефіцієнт

підсилення напруги по формулі: $K=R_o/R_1=10000/150000=0,066$. Звідси одержуємо, що вихідна напруга $U_o=0,066 \cdot 3=0,2$ В відповідає двійковій комбінації 0001 на вході ЦАП.

подамо тепер на вході ЦАП двійкову комбінацію 0010. Для цього установимо перемикач В в положення, що відповідає логічній одиниці, тим самим подамо на ОП через резистор R_2 напруга 3 В. Для коефіцієнта підсилення в даному випадку одержуємо $K=R_o/R_2=10000/75000=0,133$. Помноживши цей коефіцієнт підсилення на величину вхідної напруги, знайдемо, що вихідна напруга дорівнює 0,4 В.

Таким чином, при переході до кожного чергового двійкового числа, що імітується ключами, вихідна напруга ЦАП збільшується на 0,2 В. Це забезпечується за рахунок збільшення коефіцієнта підсилення напруги ОП при підключенні резисторів з різними опорами. Якби в схемі на мал. 11.1 ми підключили тільки один резистор R_4 (за допомогою перемикача D), то тим самим встановили б коефіцієнт підсилення $D_o=10000/18700=0,535$. При цьому вихідна напруга ОП складе близько 1,6 В.

Якщо всі перемикачі в схемі на мал.1 встановлені в положення, що відповідають логічним одиницям, вихідна напруга ОП дорівнює $U_{on}=3$ В, оскільки коефіцієнт передачі в цьому випадку стає рівним 1.

Схема цифро-аналогового перетворювача на рис.1 має два недоліки:

по-перше, у ній опори резисторів змінюються в широких межах,

по-друге, точність перетворення невисока через вплив кінцевого опору транзисторних ключів у відкритому і закритому станах.

Контрольні питання і завдання.

1. За яким законом вибираються опори в ЦАП з ваговими резисторами?
2. Розрахуйте коефіцієнт підсилення напруги ОП і вихідна напруга ЦАП у схемі на рис.1 для випадку, коли в положення, що відповідає логічній одиниці, встановлено тільки перемикач С. Результати розрахунків перевірте на

моделі.

3. Отримайте вираз для розрахунку вихідної напруги ЦАП у загальному виді і перевірте його на моделі.

4. Замініть перемикачі А, В, С, D програмними перемикачами (реле часу), що імітують послідовне в часі з інтервалом 5 з появу кодових комбінацій 0001, 0011, 0111 і 1111.

ЦАП ТИПУ R-2R.

Схема ЦАП типу R-2R приведена на мал. 1. Вона складається з резисторної матриці R-2R, що нагадує сходи, і підсумовуючого підсилювача. Перевага такого з'єднання резисторів полягає в тому, що використовуються резистори тільки двох номіналів. Опір кожного з резисторів R1...R5 дорівнює 20 кОм, а резисторів R6...R8, R_o — 10 кОм. Відзначимо, що опір горизонтально розташованих резисторів рівно в 2 рази більше опорів вертикальних.

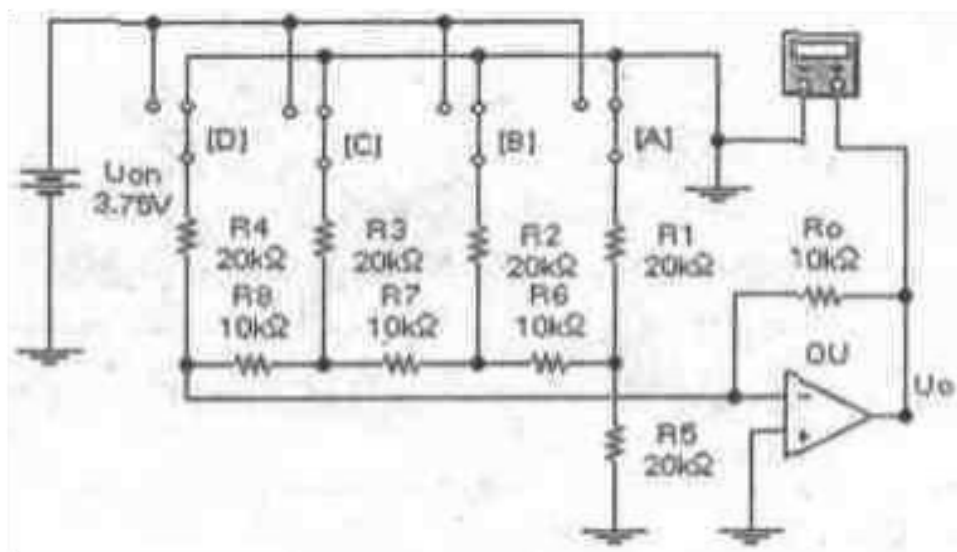


Рис. 2 - Схема ЦАП типу R-2R.

ЦАП сходового типу аналогічний ЦАП з ваговими резисторами. У розглянутому прикладі використовується опорна напруга 3,75 В. Перехід до кожній наступній двійковій послідовності на входах приводить до збільшення аналогового вихідного сигналу на 0,25 В. Опорна напруга обрана рівним 3,75 В з розуміння зручності сполучення з ІМС сімейства ТТЛ при заміні ключів А...D

такими ІМС.

Вихідна напруга ЦАП на рис. 2 визначається за формулою :

$$U_{\text{вих}} = \frac{U_{\text{оп}} R_0 [S_1 2^{n-1} + S_2 2^{n-2} + S_i 2^{n-i} + S_n 2^{n-n}]}{R_0 2^n} \quad (1)$$

де S — значення цифрового сигналу (0 або 1) на i -м вході,

n — число розрядів перетворення (для схеми на мал. 11.2 $n = 4$),

R — опір резистора матриці R-2R ($R = 10$ кОм для схеми на рис. 2).

Контрольні питання і завдання.

1. Чим відрізняється ЦАП типу R-2R від ЦАП з ваговими резисторами?
2. За допомогою формули (1) розрахуйте вихідну напругу ЦАП на рис. 2 для всіх 16 комбінацій перемикачів А, В, С, D і порівняйте отримані результати з результатами моделювання для різних $U_{\text{оп}}$.
3. Замініть перемикачі А, В, С, D у схемі на рис. 2 програмними перемикачами, що імітують послідовну в часі, з інтервалом 5с, появу кодових комбінацій 0001, 0010, 0100 і 1000. Отримані результати приведіть у вигляді таблиці.

ЛАБОРАТОРНА РОБОТА № 9

Тема 3: Індикаторні прилади

Мета роботи: Дослідити бібліотеку індикаторних приладів в EWB, вміти їх використовувати в схемах.

Теоретичні відомості.

Індикаторні прилади програми EWB 5.0 показані на рис. 1. Вольтметри й амперметри забезпечують відлік вимірюваної величини з точністю до третього знака. Параметри приладів задаються в діалоговому вікні, показаному для вольтметра на рис. 2. У поле першого параметра задається вхідний опір вольтметра, у поле другого — режим виміру постійного (DC) або змінного (AC) струму. Діалогове вікно для амперметра таке ж, як і на рис. 2, з тією лише різницею, що перший параметр — це внутрішній опір амперметра, що значно менший вхідного опору вольтметра.

Від'ємна клемма для підключення цих приладів позначена широкою чорною смугою і може бути розміщена на будь-якій грані іконки при обертанні зображення компонента (обертання виконується натисканням комбінації клавіш Ctrl+R).

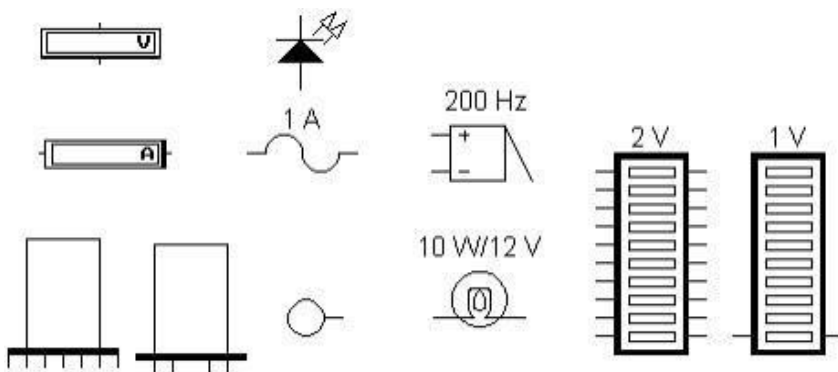


Рис. 1 - Індикаторні прилади

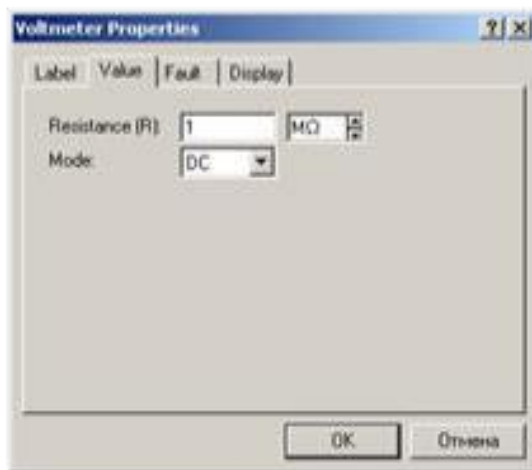


Рис. 2 - Вікно встановлення параметрів вольтметра

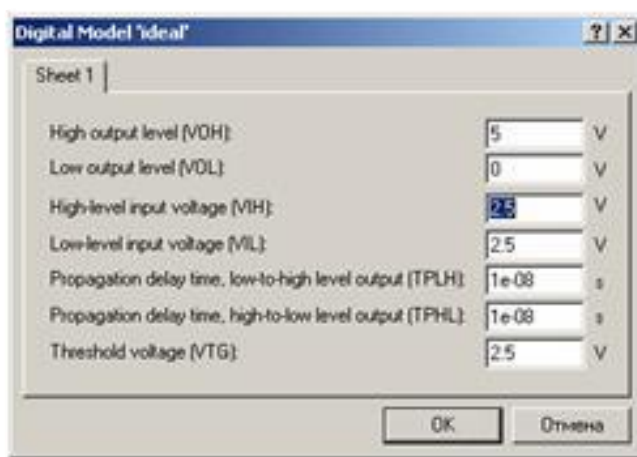


Рис. 3 - Вікно встановлення параметрів 7-сегментного індикатора

7-сегментний цифровий індикатор — модель широко використовуваних у цифровій техніці алфавітно-цифрових індикаторів. Параметри індикатора задаються в діалоговому вікні, показаному на мал. 3. Перший параметр — максимальне значення вхідної напруги, другий — мінімальна вхідна напруга, третій і четвертий параметри — час затримки переключення при переході від низького (мінімального) рівня вхідної напруги до верхнього (максимальному) і навпаки, п'ятий параметр — гранична вхідна напруга, при якому починається світіння. Вітчизняними аналогами таких приладів є індикатори типу АЛС, ЗЛС та ін.

4-вхідний індикатор відрізняється від розглянутого вище наявністю убудованого дешифратора, що дозволяє підключати його безпосередньо до виходів двійково-десяткових лічильників з кодом 8-4-2-1. Правий вихід такого

індикатора — молодший або нульовий розряд, при його активізації на індикаторі висвітлюється 1. Лівий вихід індикатора — старший або третій розряд, при його активізації відображається цифра 8. Якщо сигнал логічної одиниці подати на усі входи індикатора, то буде відображатися буква F, що позначає в шістнадцятковій системі числення десяткове число 15 (сума чисел 8, 4, 2 і 1). При всіх можливих комбінаціях вхідних сигналів на індикаторі можна відображати числа 0... 9 і букви A, B, C, D, E и F. Вітчизняними аналогами таких приладів є індикатори типу 490ІП1, 490ІП2 з тією відмінністю, що вони можуть відображати тільки цифри .

Світлодіод — параметри цього індикатора будуть описані при розгляді напівпровідникових діодів.

Запобіжник — модель плавкого запобіжника, спрацьовування якого при заданому струмі супроводжується проваллям на його значку зигзагоподібної перемички між затисками.

Логічний пробник — характеризується напругою спрацьовування 2,4 В, що відповідає мінімальному значенню сигналу логічної одиниці цифрових ІМС Ттл-серії (з живленням +5 В). Спрацьовування супроводжується червоним або синім світінням.

Звукова сигналізація — параметри задаються за допомогою діалогового вікна на рис. 4. Перший параметр — частота сигналу, який подається на гучномовець комп'ютера, два інших — напруга і струм спрацьовування.



Рис. 4 - Вікно встановлення параметрів звукової сигналізації



Рис 5 - Вікно встановлення параметрів лампи розжарювання

Лампа розжарювання накаливання характеризується потужністю і номінальною напругою (рис. 5). Напруга, при якому лампочка запалюється, приблизно дорівнює половині номінального. При напрузі, що перевищує номінальне на невелику величину, лампочка перегорить і ланцюг обривається, тобто цей компонент може бути використаний також як запобіжник, що спрацює при заданих значеннях напруги і струму, рівного відношенню потужності до напруги.

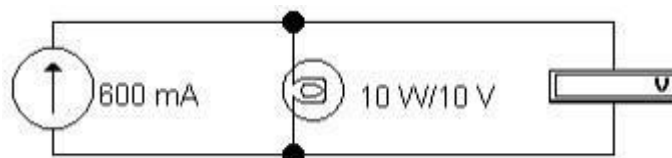


Рис.6 - Використання лампи розжарювання в якості запобіжника.

Завдання:

1. Використовуючи схему на рис. 6, визначте струм I , при якому лампочка L перегорить при різних значеннях припустимої потужності.
2. Складіть схему з джерела постійної напруги і логічного пробника. Змінюючи напругу джерела, встановіть напругу спрацювання пробника з

точністю до десятих часток вольт.

3. Складіть схему, що складається зі звукового сигналізатора (гучномовця), джерела постійної напруги, резистора, амперметра і вольтметра. Переконаєтеся в правильності спрацьовування звукової сигналізації при встановлених у діалоговому вікні значеннях струму і напруги спрацьовування.

4. Яку кількість амперметрів і вольтметрів можна використати в змодельованій схемі?

РЕКОМЕНДОВАНА ЛІТЕРАТУРА

1. Конспект лекцій для студентів спеціальності КСМ денної та заочної форми на навчання / Каганюк О.К. – Луцьк: ЛНТУ, 2013.– 140 с.
2. Рябенський В.М. Жуйков В.Я. Ямненко Ю.С. Заграничний А.В. Схемотехніка: Пристрої цифрової електроніки Електронний підручник для вищих навчальних закладів. – Київ, 2016 – 400 с
3. Комп'ютерна електроніка: Електроніка і мікросхемотехніка: Розділ «Елементна база комп'ютерної електроніки та аналогові електронні пристрої» [Електронний ресурс] : конспект лекцій для студентів напряму підготовки 6.050201 «Системна інженерія» / НТУУ «КПІ» ; уклад. А. О. Новацький. – Електронні текстові дані (1 файл: 4,26 Мбайт). – Київ : НТУУ «КПІ», 2011.
4. Колонтаєвський Ю. П., Сосков А. Г., Промислова електроніка: Теорія і практикум: Підручник./ За ред. А. Г. Соскова. – К.: Каравела, 2013.
5. Матвієнко М.П. Основи електротехніки та електроніки: підручник/ М.П. Матвієнко.- К.: Видавництво Ліра-К, 2016. -506 с.
6. Квітка С.О. Електроніка та мікро схемотехніка: навчальний посібник / С.О. Квітка, В.Ф. Яковлєв, О.В. Нікітіна; за ред.. проф. В.Ф. Яковлєва.-Суми, 2012.-350с.
7. Комп'ютерна електроніка: Електроніка і мікросхемотехніка: Розділ «Елементна база комп'ютерної електроніки та аналогові електронні пристрої» [Електронний ресурс] : конспект лекцій для студентів напряму підготовки 6.050201 «Системна інженерія» / НТУУ «КПІ» ; уклад. А. О. Новацький. – Електронні текстові дані (1 файл: 4,26 Мбайт). – Київ : НТУУ «КПІ», 2011.
8. http://citforum.ck.ua/database/advanced_intro
9. ХНАДУ "Файловий архів": <http://files.khadi.kharkov.ua/mekhatronikitransportnikh-zasobiv.html> Конспекти лекцій, методичні вказівки.
10. Світ електронних схем. [Електронний ресурс] – Режим доступу: [ttp://ua.nauchebe.net](http://ua.nauchebe.net)
11. <http://asm.shadrinsk.net>