

**В.О. Кондратець, проф., канд. техн. наук, Ю.М. Пархоменко, асист.,
М.Д. Пархоменко, дир-р ІОЦ**

Кіровоградський національний технічний університет

Принципи формування та передачі даних зображення зернового потоку до ПК

В даній статті досліджено принципи формування та передачі даних зображення зернового потоку до ПК, наведено схему побудови пристрою реєстрації та комп'ютерної ідентифікації зернового потоку. Визначено принцип формування двійкового коду зображення зернового потоку та передачі його до ПК за допомогою мікроконтролера та протоколу передачі даних через швидкодіючий USB інтерфейс. **пристрій реєстрації, система комп'ютерної ідентифікації, зерновий потік, передача даних, мікроконтролер, обмін інформацією, USB інтерфейс**

Зерновий сектор України є стратегічною галуззю економіки держави. В той же час, протягом останніх років по більшості зернових культур спостерігається зменшення показників урожайності та валового збору. За даними Держкомстату України урожайність зернових та зернобобових у 2004 році становила 28,3 ц/га, у 2005 - 26,0 ц/га, у 2006 - 24,1 ц/га. Урожайність пшениці у 2004 році становила 31,7 ц/га, у 2005 - 28,5 ц/га, у 2006 - 25,3 ц/га. Правда, у 2008 році було зібрано 53,3 млн тонн зерна (у вазі після доробки), що на 82% більше, ніж у 2007. Для порівняння, у 1990 році урожайність зернових та зернобобових в Україні становила 35,1 ц/га, пшениці - 40,2 ц/га. Урожайність зернових в країнах, які є постачальниками зерна на світовий ринок, за оцінками Департаменту сільського господарства США, у 2006 році становила: у Європейському Союзі - 48,7 ц/га, у США - 63,8 ц/га [1].

Тобто, урожайність зерна в Україні, всупереч усталених тверджень про високу родючість українських ґрунтів, сьогодні у рази поступається урожайності зернових у інших провідних зернових країнах. Виробництво зерна стає все більш залежним від впливів погодних факторів.

Для підвищення рентабельності виробництва зерна до 20÷40% та врожайності до рівня світових стандартів необхідно в першу чергу стимулювати: впровадження сучасних новітніх технологій виробництва, оновлення основних фондів та підвищення ефективності праці. Відомо, що сівба є одним із основних технологічних процесів в рослинництві. Вона повинна виконуватися якісно і в стислі строки. Якість сівби залежить від конструктивних параметрів сівалок, їх передпосівної підготовки і настройки на задану норму висіву, а також контролю процесу висіву в польових умовах. Скорочення темпів створення і сертифікації нової та модернізації існуючої посівної техніки, передпосівної підготовки і настройки на задану норму висіву сьогодні не можливе без наявності багатофункціональної системи реєстрації та комп'ютерної ідентифікації досліджуемого зернового потоку, який формується висівними системами різного типу.

Метою даної статті є дослідження принципів формування та передачі даних зображення зернового потоку до ПК, покладених в основу реалізації пристрою реєстрації та комп'ютерної ідентифікації зернового потоку, який має безпосереднє відношення до науково-дослідної роботи “Система комп'ютерної ідентифікації технологічного процесу висіву насіння зерновими сівалками” (державний реєстраційний номер 0107V005469).

Системи технічного зору знаходять широке застосування в геофізиці, біології, робототехніці, при автоматизації виробничих процесів, контролі продукції й ін. Вони складаються з блоків: реєстрації, попередньої обробки зображень і розпізнавання образів (рис. 1).

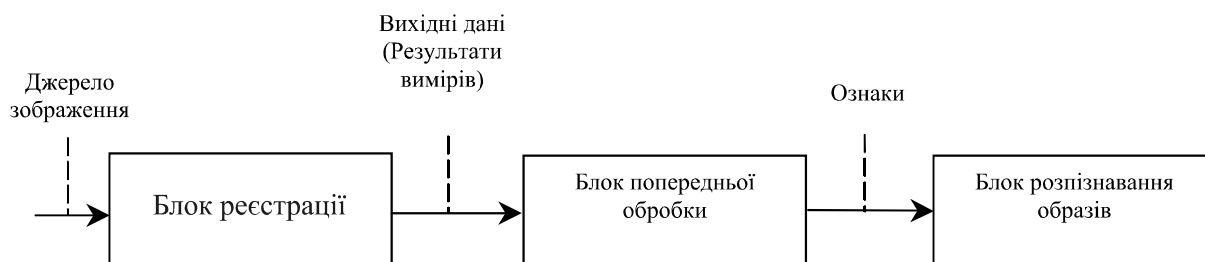


Рисунок 1 - Структурна схема системи технічного зору

Джерело зображення можна символічно представити у виді функції яскравості $F(x, y, t, \lambda)$ просторових координат x, y , часу t і довжин хвиль λ . При дослідженні стаціонарних процесів і сталості частотних характеристик випромінювачів яскравість зображення на вході оптичної системи (ОС) можна розглядати як безупинну функцію просторових координат $F_1(x, y)$.

Детальний аналіз шляхів реалізації пристрою реєстрації та комп'ютерної ідентифікації зернового потоку [2] показав, що найбільш перспективним принципом його побудови є, по аналогії з розглянутою вище системою технічного зору, послідовне з'єднання трьох функціональних вузлів: реєстрації; синхронізації, попередньої обробки та передачі даних; розпізнавання, обробки та друку результатів дослідження (рис.2).

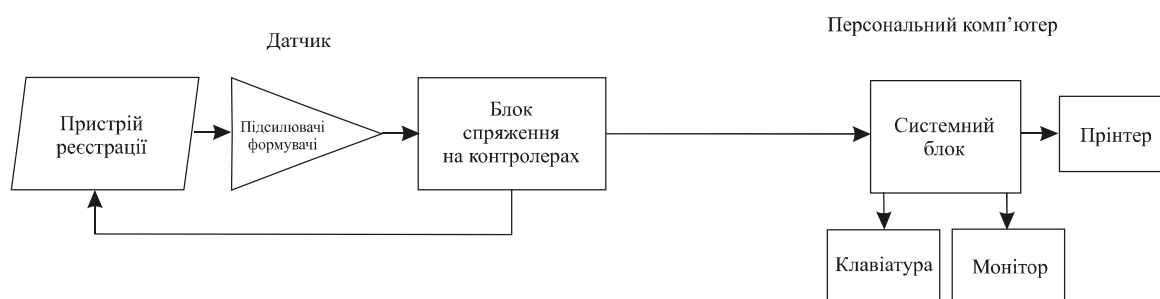


Рисунок 2 - Схема побудови пристрою реєстрації та комп'ютерної ідентифікації

В якості вузла реєстрації можна без змін використовувати реєструючу рамку та блок підсилювачів-формуваців відеосигналів діючого двох координатного оптико-електронного скануючого датчика. Так як оптимальна частота сканування датчика дорівнює $f_{opt} = 5\text{кГц}$, то тривалість такту засвічування – зчитування кожної із 8 груп ($T_0 \div T_7$) дискретних оптронних пар дорівнює $T_i = 24\text{мкс}$. Це накладає жорсткі обмеження на програмування процесу формування, попередньої обробки та передачі даних до ПК. Відеосигнали зображення площини реєстрації з виходу восьми підсилювачів з періодом $T_i = 24\text{мкс}$ побайтно поступають на виходи вузла реєстрації.

Вузол синхронізації, попередньої обробки та передачі даних, що проектується, включає: 8 – розрядний RISC мікроконтролер AVR фірми Atmel; блок формування та реєстрації сигналів верхнього та нижнього рівнів; канал передачі бінарного коду зображень до ПК. Вказаний вузол повинен забезпечувати: формування і передачу через

порт мікроконтролера до входів дешифратора вузла реєстрації 3-х розрядного двійкового коду лічильника, стан якого програмно змінюється через кожні $T_0 = 24 \text{ мкс}$ (адресних сигналів сканування датчика); формування двійкового (бінарного) коду зображень, шляхом квантування за двома рівнями отриманих від вузла реєстрації відеосигналів, амплітуда яких залежить від ступеня затемнення оптичних пар, і занесення його в восьми розрядні буферні регістри верхнього RGH8 та нижнього RGL8 рівнів; зчитування з виходу регістрів RGH8, RGL8 та часткове впорядкування і накопичення прийнятих даних в проміжному буфері пам'яті; формування 64-р'юхбітного коду рядка верхнього RGH64 та нижнього RGL64 рівнів затемнення; формування результуючого RGR64 бінарного коду зображення зареєстрованого рядка і передача його до ПК через порт.

В якості вузла розпізнавання, обробки та друку результатів дослідження можна використовувати стандартний комплект персонального комп'ютера та принтера. На нього покладаються усі можливі варіанти обробки отриманої вхідної інформації та видачі параметрів контролю, а саме: розпізнавання образів, видачу сигналів про реєстрацію об'єктів, місця їх реєстрації в площині контролю, моменту сходження, ширини проекції вздовж координат X, Y та часу реєстрації кожного об'єкту. На підставі отриманих даних визначаються статистичні та динамічні параметри розподілу зернового потоку в площині контролю, уперек та вздовж рядка висіву, швидкість зерен, а також закони розподілу.

Розробка означеного принципу реалізації пристрою реєстрації та комп'ютерної ідентифікації зернового потоку базується на використанні сучасних засобів комп'ютерної та мікропроцесорної техніки, що значно спрощує виготовлення апаратної частини датчика, розширює його функціональні можливості, збільшує число параметрів ідентифікації зернового потоку і підвищує рівень та якість відображення результатів дослідження. Однак, на етапі проектування апаратної та розробки програмної частин пристрою реєстрації зернового потоку виникла проблема прискореної передачі даних до ПК через СОМ-порт. Технічна література говорить про можливість обміну інформації через СОМ-порт ПК зі швидкістю до 2Мбіт/с, однак на практиці реалізувати таку швидкість виявилось неможливим. В результаті аналізу можливостей персональних комп'ютерів та інформації з Інтернету було встановлено, що найбільша реальна швидкість безпомилкової передачі даних до ПК через СОМ-порт становить 115,2кбіт/с, що не розв'язує поставлену задачу. Це привело до необхідності проведення більш детального аналізу підпрограм, модернізації алгоритма головної програми та пошуку інших шляхів передачі даних до ПК.

Аналогові сигнали, з виходу вузла реєстрації, після квантування заносяться в буферні регістри верхнього RGH8 та нижнього рівнів RGL8 у формі двійкового коду, з виходу яких зчитуються через порти вводу-виходу в мікроконтролер. Первинне впорядкування бітів здійснюється ще на етапі побайтного приймання даних (RGH8, RGL8), а повне формування рядків верхнього RGH64 та нижнього RGL64 рівнів квантування здійснюється шляхом їх послідовного побітного сортування. Вихідний RGR64 результуючий код зображення скануемого рядка формується за принципом гістерезиса [3], шляхом порозрядного логічного порівняння двійкових кодів зображення поточного i -го рядка верхнього рівня RGH64, i -го рядка нижнього рівня RGL64 та результуючого коду RGR64 попереднього ($i-1$)-го рядка з використанням побітних операцій алгебри логіки за формулою:

$$RGR64_{i,j} = \overline{(RGL64_{i,j} \bullet RGR64_{i-1,j})} \bullet (RGH64_{i,j})$$

При цьому, в пам'ять комп'ютера через послідовний порт передається уже сформований двійковий код зображення рядка.

Так як більшість інструкцій в мікроконтролері виконуються за один такт процесора ($f_{CLK} = 16\text{Мгерц}$, $T_{CLK} = 0,0625\text{мкс}$) або пропорційні йому, то при написанні та налагодженні головної програми було визначено терміни виконання кожної окремої підпрограми та програм обробки переривань, які представлені в таблиці 1.

Таблиця 1 - Терміни виконання підпрограм

№ п/п	Найменування підпрограми	К-сть тактів CPU	Термін виконання, мкс
1	Програма обробки переривань Data_OC1B	11	0,685
2	Програма обробки переривань Schet_OC1A	13	0,81
3	Пр-ма формування 0-го буфера Pr_Buf0 (Tetr L)	25	1,56
4	Пр-ма формування 0-го буфера Pr_Buf0 (Tetr H)	43	2,69
5	Пр-ма організації циклів Cycl_Buf0	15	0,93
6	Пр-ма формування 1-го буфера Pr_Buf 1	42	2,6
7	Пр-ма формування рядка нижнього рівня Pr_RGL	213	13,31
8	Пр-ма формування рядка верхнього рівня Pr_RGH	217	13,56
9	Пр-ма формування вихідного рядка Pr_RGR	145	9,06
10	Пр-ма передачі даних USART_Transmit	Залежить від швидкості обміну	

Отримані дані дозволяють визначити послідовність виконання окремих підпрограм в межах жорсткого режиму роботи датчика. Наприклад, програма обробки переривань OC1B виконує зчитування двох байтов даних з виходів буферних регістрів RGH8 та RGL8 в тимчасові регістри загального користування мікроконтролера за термін 0,685мкс, тобто в межах дії ШІМ сигналу тривалістю $\tau = 1\text{мкс}$. Програма зміни стану лічильника і передачі адресних сигналів сканування реєструючої рамки датчика запускається після формування сигналу переривання OC1A і виконується 0,81мкс. В кожному такті сканування тривалістю $T_0 = 24\text{мкс}$ обов'язковими до виконання є програми обробки переривань Data_OC1B, Schet_OC1A, програма формування 0-го буфера даних Pr_Buf0 (TetrL) або Pr_Buf0 (TetrH) та програма організації циклів Cycl_Buf0 сумарний термін виконання яких складає 4,3÷5,5мкс. Теоретично, за період такту сканування ($T_0 = 24\text{мкс}$) вільними від виконання базових програм залишається біля 19мкс, а за термін формування усього рядка $19 \cdot 8 = 152\text{мкс}$. Цього часу достатньо для виконання близько 2400 інструкцій, в тому числі і програм обробки та передачі даних. Рішення про послідовність виконання тієї або іншої підпрограми визначається на підставі алгоритму роботи головної програми, терміну виконання підпрограми та вільного терміну часу в черговому такті сканування. Черговість та часова діаграма роботи усієї програми представлена на рис. 3.

Перші два рядка часової діаграми визначають послідовність та терміни виконання базових програм: Data_OC1B, Schet_OC1A, Pr_Buf0 (TetrL) або Pr_Buf0 (TetrH) та Pr_Cycl0, сумарний термін виконання яких в перших чотирьох тактах складає 3,98мкс, а в наступних чотирьох 5,16мкс. Третій рядок відображає

послідовність виконання інших підпрограм попередньої обробки даних за період сканування тактів $T0 \div T3$. Вільні терміни часу тактів сканування $T4 \div T7$ можуть бути використані для передачі даних до ПК.

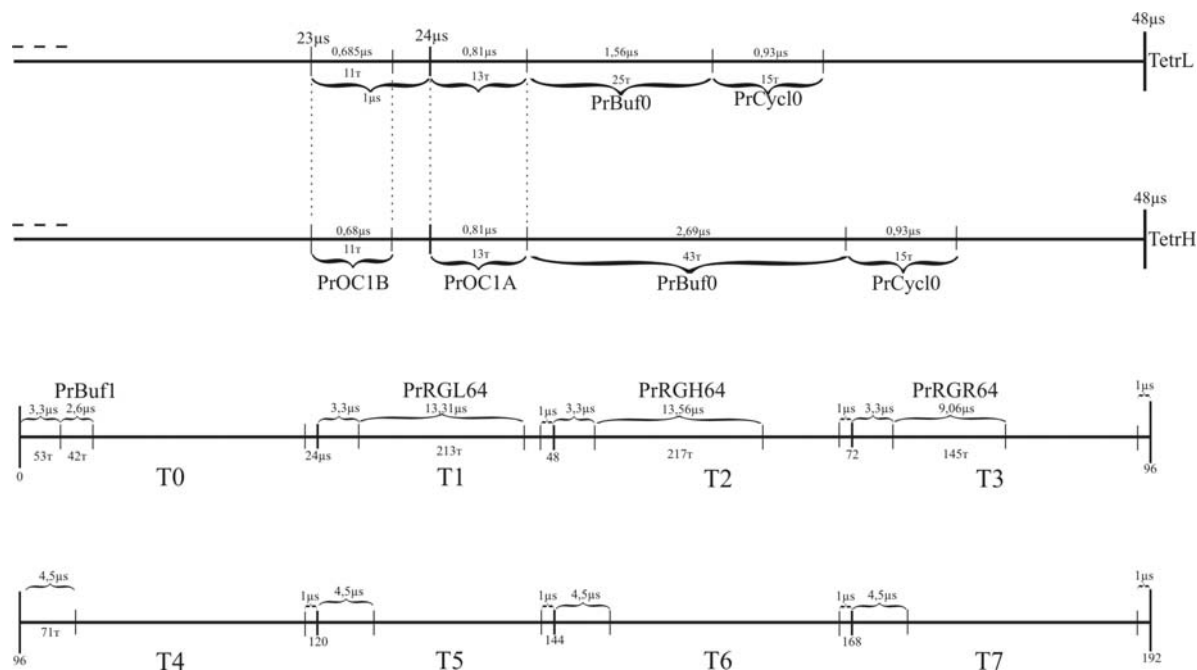


Рисунок 3 – Часова діаграма роботи головної програми

Перший варіант розробленого вузла синхронізації, попередньої обробки та передачі даних до ПК включає: 8 – розрядний RISC мікроконтролер AVR фірми Atmel, типу ATmega16; блок формування та реєстрації сигналів верхнього та нижнього рівнів та канал RS-232 передачі бінарного коду зображень до ПК. Однак, цей варіант розробки не отримав практичної реалізації, так як він базувався на передачі даних до ПК на швидкості 2Мбіт/с. Вказана швидкість дозволяла здійснювати передачу двох байтів даних за термін дії одного такту. Тобто, за чотири такти сканування $T4 \div T7$ планувалося передавати до ПК весь рядок результату RGR64. Так як реальна швидкість передачі даних до ПК через COM – порт не перевищує 115,2Кбіт/с, то така реалізація виявилася не здійсненою.

Для того, щоб розв'язати цю проблему було введено другий мікроконтролер, призначений для передачі даних до ПК. Тип мікроконтролера обрано аналогічний попередньому. Підвищення швидкості обміну стало можливим завдяки застосуванню двунправленого перетворювача послідовного інтерфейсу УСАПП в USB (типу FT232R), що вмонтований в модуль UM232R. Цей модуль забезпечує швидкість передачі даних по послідовному порту до 921Кбіт/с. Перетворювач УСАПП – USB FT232R підтримує безпомилкову передачу даних в діапазоні швидкостей від 300біт/с до 3Мбіт/с на стороні USB порту.

Обмін інформацією між головним та проміжним мікроконтролерами здійснюється через SPI інтерфейс на швидкості 4Мбіт/с. Це дозволяє передати за вільний термін часу одного такту сканування 4 байта даних результуючого рядка даних RGR64. Тобто, весь рядок результату можна передати в проміжний контролер за четвертий $T4$ та п'ятий $T5$ такти сканування, що збільшує термін роботи проміжного контролера.

Передача даних до ПК проміжним контролером через послідовний порт вмонтованого модуля UM232 на швидкості 921кБіт/с може бути здійснена за термін дії шести тактів сканування $T_0 \div T_3$ та $T_6 \div T_7$.

Запропонований принцип реалізації пристрою реєстрації та комп'ютерної ідентифікації зернового потоку, з використанням мікро контролера та протоколу передачі даних до ПК через швидкодіючий USB інтерфейс, може знайти практичне застосування в реальних системах контролю роботи висівних апаратів зернових сівалок.

Список літератури

1. Концепція державної цільової програми «Зерно України-2008-2015». – Портал Української зернової асоціації, www.uga.org.ua.
2. Пархоменко Ю.М. Дослідження підходів до реалізації пристрою реєстрації та ідентифікації зернового потоку. // Конструювання, виробництво та експлуатація сільськогосподарських машин. Загальнодержавний міжвідомч. наук.–техн. зб-к. – КНТУ, 2007. - №37. – С.126-131.
3. Пархоменко М.Д., Пархоменко Ю.М. Принципы формирования дискретных изображений в системах технического зрения // Журнал “Штучний інтелект”, ІПШІ МОН і НАН України “Наука і освіта”. - Донецьк, 2005 - №3 - с.671-681.

В данній статтє исследованы принципы формирования и передачи изображения зернового потока в ПК, приведена схема построения устройства регистрации и компьютерной идентификации зернового потока. Определено принцип формирования двоичного кода изображения зернового потока и передачи его в ПК с помощью микроконтроллера и протокола передачи данных через высокоскоростной USB интерфейс.

In this article principles of forming and transferring the image of corn stream are investigational in the personal COMPUTER, the chart of construction of device of registration and computer authentication of corn stream is resulted. Principle of forming of binary code of image of corn stream and transmission of him is certain in the personal COMPUTER by a microcontroller and protocol of communication of data through the high-speed USB interface.